

窒化 SiO₂/SiC 界面の伝導帯近傍の界面準位密度に対する面方位の効果 The Effect of Crystal Faces on the trap density in nitrated SiO₂/ SiC Interfaces Close to the Conduction Band Edge

産総研¹, 筑波大学², °嶋山哲夫¹, 木内祐治¹, 染谷満¹, 岡本大², 原田信介¹
矢野裕司², 米澤喜幸¹, 奥村 元¹

AIST¹, Univ. of Tsukuba², °T. Hatakeyama¹, Y. Kiuchi¹, M. Sometani¹, D. Okamoto², S. Harada¹
H. Yano², Y. Yonezawa¹, and H. Okumura¹ E-mail: tetsuo-hatakeyama@aist.go.jp

【はじめに】SiC MOSFET では伝導帯近傍の高密度の界面準位を低減させることを目的として、窒化を始めとして様々な界面制御プロセスが検討されてきた。しかしながら Hi-Lo C-V 法を初めとする従来の界面準位評価法では伝導帯近傍の界面準位の定量化は難しく、界面制御プロセスの MOS 界面のキャリア輸送に及ぼす効果は十分には理解されていない。そこで我々は伝導帯近傍における界面準位の評価を目的として、Split-C-V 測定とホール効果測定を組み合わせる手法を考案した[1]。この評価法を用いて、面方位の異なる窒化 SiO₂/SiC 界面のバンド端近傍の界面準位を評価し、面方位の窒化 SiO₂/SiC 界面に及ぼす効果を考察したので報告する。

【実験】Si 面: ゲート酸化後 NO 処理 0, 10, 60, 120 分及び C 面: ゲート酸化後 NO 処理 10, 60, 120 分、計 7 種類の POA 条件及び面方位の異なる SiC MOSFET 試料を作製・評価した。Split-C-V 測定ではゲート長 100 μm の MOSFET を用い超低周波(10Hz) C-V 測定によりゲートソース間容量 (C_{gs}) を測定した。ホール効果測定は Van der Pauw 法で行い、ホール因子は 1 を仮定した。ゲート酸化膜厚は各試料共に 50nm であり、p 型エピ層の濃度はおよそ 2-5×10¹⁵cm⁻³であった。

【結果】Fig.1 に各試料のホール移動度の実効電界依存性を示す。Fig. 2 に各試料の伝導帯近傍の界面準位密度の比較を示す。Fig. 1 より Si 面、C 面の両方で NO 処理時間を増やしてもホール移動度は改善されないことが分かる。Fig. 2 より、界面準位密度は Si 面、C 面共に NO 処理時間を増やすにつれ低減され、処理時間が 60 分以上で飽和する傾向を示す。この状態で C 面試料の界面準位密度は Si 面試料のおおよそ半分以下である。一方、C 面試料のホール移動度は Si 面より小さい。以上、窒化による界面準位低減効果が Si 面と C 面で同様の傾向を示すことは窒化によって除去される欠陥の大半が面方位の影響を受けない界面近傍の SiC 側もしくは SiO₂ 側（おそらくは SiO₂ 側）に位置しているとすれば説明できる。窒化後の界面準位密度とホール移動度の面方位による差は、界面構造の面方位による違いに起因すると推察される。

参考文献: [1] T. Hatakeyama, K. Takao, Y. Yonezawa, H. Yano, Mat. Sci. Forum. Vol. 858, p. 387 (2016)

謝辞: 「本研究は、総合科学技術・イノベーション会議の SIP (戦略的イノベーション創造プログラム) 「次世代パワーエレクトロニクス」 (管理法人: NEDO) によって実施されました。」

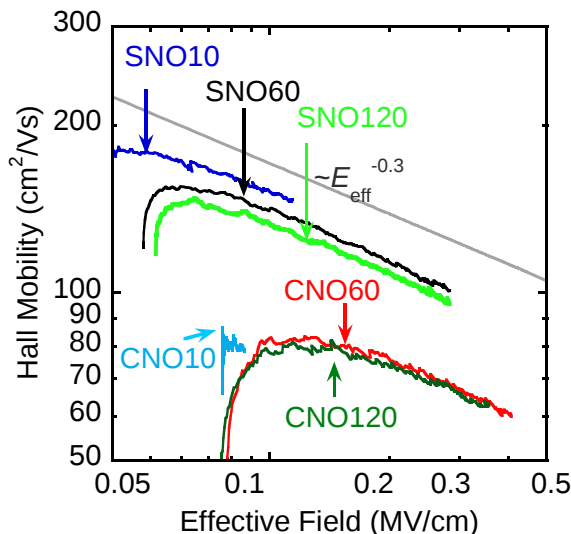


Fig 1: Hall mobilities as a function of E_{eff}

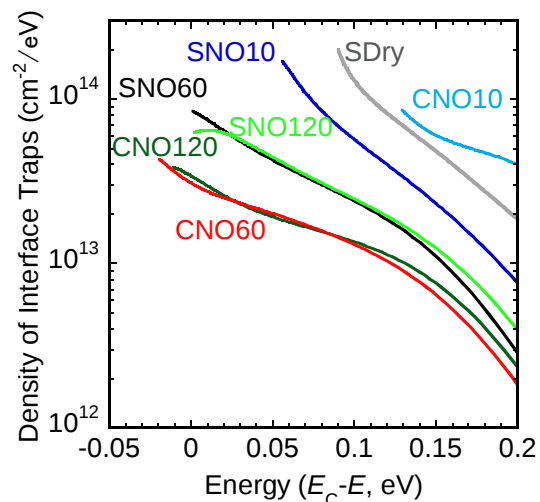


Fig 2: $D_{\text{it}}(E)$'s near E_c characterized by the new characterization method [1]