

4H-SiC MOS キャパシタにおける遅い欠陥準位の 光照射により観測される C-V 特性ヒステリシス解析による評価

Investigation on slow traps of 4H-SiC MOS capacitors based on the analysis of hysteresis of C-V characteristics observed by photo irradiation

東京大学大学院工学系研究科マテリアル工学専攻 ○西田 水輝、平井 悠久、喜多 浩之

Dept. of Materials Engineering, The Univ. of Tokyo, Mizuki Nishida, Hirohisa Hirai, and Koji Kita

E-mail: nishida@scio.t.u-tokyo.ac.jp

【背景】4H-SiC 上の n-MOSFET において、チャネル移動度向上のための伝導帯近傍の界面欠陥準位密度 (D_{it}) の低減技術などが報告されているが[1]、遅い時定数を持つ界面近傍の酸化膜中トラップ(NITs)やエネルギーの深い界面欠陥準位が MOS 界面品質に与える影響は明らかでない。本研究はこれらの遅い時定数を示す界面欠陥準位を広いエネルギー範囲で評価するため、光照射を用いた容量測定[2][3]に着目して評価を行った。

【実験】n 型エピ層(ドーパ濃度 $\sim 1 \times 10^{16} \text{ cm}^{-3}$)または p 型エピ層(ドーパ濃度 $\sim 1.3 \times 10^{16} \text{ cm}^{-3}$) を有する 4H-SiC Si 面基板に dry- O_2 雰囲気下 1300°C にて $\sim 30 \text{ nm}$ の熱酸化膜を形成した。pH₂O:pO₂=0.9atm:0.1atm の wet- O_2 雰囲気下 800°C にて 30 min または 8 hour 再酸化[4]し、Au ゲート電極を蒸着した。これらの MOS キャパシタに強反転バイアス下で 360 nm ($\sim 3.44 \text{ eV}$) の単色光を照射した。3min 保持後に光照射を遮断し、 V_g を反転側から蓄積側へ 0.15 V/s で掃引し、往復した。C-V 測定は 1MHz で行い空乏層容量に基づいて表面ポテンシャルを決定した。

【結果及び考察】 強反転バイアス下での光照射および遮断後、Fig. 1 に示すように、C-V 曲線に欠陥準位の光応答によるヒステリシスが観測された。特に空乏領域の点 A (表面ポテンシャル ψ_A) 付近で、 V_g に対する容量変化が小さくなるのがヒステリシスに大きく寄与している。これは空乏層幅の減少に伴う界面欠陥への急激な多数キャリア供給によると考えられ [5]、本研究では表面多数キャリア密度 $N_s \div 1 \times 10^{11} \text{ cm}^{-2}$ 付近で観測された。 ψ_A を与える往復の V_g の差分 ΔV_A は反転-蓄積表面ポテンシャル間の欠陥準位の総量に近似できると考えられ、 $C_{ox} \Delta V_A / q \equiv N_{total}$ を求めた結果を Fig. 2 に示す。8 hour の wet POA による N_{total} の減少が見られた。ここで、 C_{fb} より蓄積側の V_g 掃引により観測されたヒステリシスは、荷電状態の変化に蓄積バイアスの印加を必要とする点が特徴である。原因となる欠陥準位のエネルギー深さは明らかでないものの、荷電状態の変化を多数キャリア注入が律速する深い NITs または比較的バンド端に近い欠陥準位に帰属され、NITs の寄与と考えて妥当である。そこで C_{fb} 付近での V_g の差分 ΔV_{fb} に基づいて $C_{ox} \Delta V_{fb} / q \equiv N_{fb}$ についても評価した結果、wet POA による N_{total} の減少は主に N_{fb} の減少によることがわかった。特に p 型基板上で顕著な N_{fb} の減少が見られ、wetPOA による E_v 側の欠陥密度が減少したことがわかる。このように SiO₂/SiC MOS 界面における時定数の遅い欠陥準位の評価に光照射を用いた CV 測定が有効である。

なお本研究の一部は、総合科学技術・イノベーション会議の SIP 戦略的イノベーション創造プログラム「次世代パワーエレクトロニクス (管理法人: NEDO)」及び JSPS 科研費補助金の助成により実施された。

文献: [1] M. Okamoto, et al., Mater. Sci. Forum 778-780, 975 (2014). [2] C. Mizue et al., J. Appl. Phys. 50, 021001(2011). [3] H. Yano et al., IEEE. TRANS. ELECTRON DEVICES, 46, 504(1999). [4] 平井ら, 春季応用物理学会 2017, 17p-C3 01-5 [5] S. Berberich, et al., Solid-State Electronics, 42, 915-920, (1998).

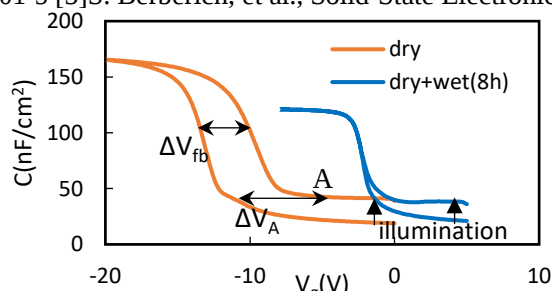


Fig. 1 Counter clockwise hysteresis of a C-V curve induced by UV irradiation under inversion bias for p-type MOS capacitor with dry and 8-hour wet POA.

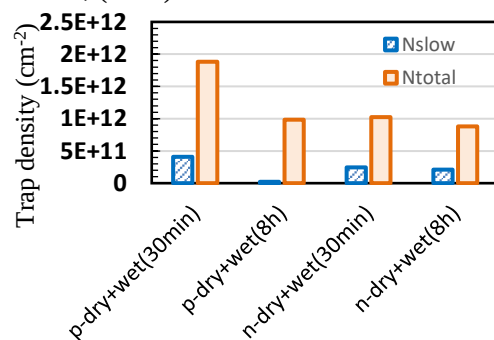


Fig. 2. Calculated N_{total} and N_{fb} for each sample.