

SiC MOSFET における短チャネル効果に関する実験的研究

Experimental study on short channel effects in SiC MOSFETs

京大院工 ○(M1) 立木 馨大, 小野 貴央, 小林 拓真, 木本 恒暢

Kyoto Univ., °Keita Tachiki, Takahisa Ono, Takuma Kobayashi, Tsunenobu Kimoto

E-mail: tachiki@semicon.kuee.kyoto-u.ac.jp

緒言：SiC パワーMOSFET はチャネル移動度が Si と比べて低いため、オン抵抗の大部分をチャネル抵抗が占めている。チャネル抵抗を減らす一つの手法は短チャネル化である。しかし、チャネル長の短縮に伴い短チャネル効果が発現し、ドレイン電流の非飽和や、しきい値電圧の低下などの問題が生じる。短チャネル効果を抑制しつつチャネル抵抗を低減するためには、短チャネル効果が発現するチャネル長の下限を決定する必要がある。本研究ではアクセプタ密度とチャネル長を系統的に変化させた 4H-SiC MOSFET を作製し、そのゲート特性を解析することで短チャネル効果の発現条件について考察した。

デバイス作製および測定条件：図1に作製した MOSFET の構造を示す。n 型 4H-SiC(0001) 4° オフ基板上的 p 型エピ層にリン(P)イオン注入を施し、n チャネル MOSFET を作製した。p 型エピ層の実効アクセプタ密度は 1.5×10^{16} および $2.0 \times 10^{17} \text{ cm}^{-3}$ である。チャネル長 L は $0.4 \sim 20 \mu\text{m}$ の範囲で変化させ、チャネル幅 W は L/W がおよそ一定となるように設計した。1300 °C, 30 分の熱酸化の後、1250 °C, 70 分の NO 処理を行うことで、厚さ約 42 nm のゲート酸化膜を形成した。線形領域、飽和領域におけるゲート特性を中心に室温で測定を行った。

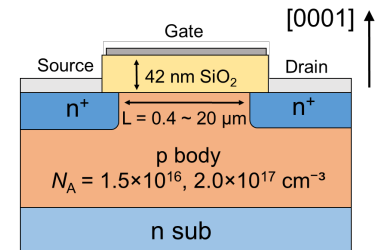


Fig.1 Schematic structure of a 4H-SiC MOSFET fabricated in this study.

結果および解析：p 型ボディ層のアクセプタ密度が $1.5 \times 10^{16} \text{ cm}^{-3}$ である MOSFET のゲート特性を図2に示す。ドレイン電流は L/W を乗ずることにより規格化を行なっている。チャネル長が約 $2 \mu\text{m}$ 以下となると、短チャネル効果の典型的な特性であるしきい値電圧の低下が観測される。図3にドレイン電圧 15 V、ゲート電圧 16 V における規格化ドレイン電流のチャネル長依存性を示す。本研究では、長チャネル MOSFET に対し電流が 50 %増加したとき、短チャネル効果が発現したと定義する。この定義から短チャネル効果が発現するチャネル長 (臨界チャネル長) を求めると、アクセプタ密度が 1.5×10^{16} , $2.0 \times 10^{17} \text{ cm}^{-3}$ のときそれぞれ 2.5, $2.0 \mu\text{m}$ と求まる。また、チャネル長を短くしていくとパンチスルーが観測された。パンチスルーが起きるチャネル長は、アクセプタ密度が 1.5×10^{16} , $2.0 \times 10^{17} \text{ cm}^{-3}$ のときそれぞれ 0.4, $0.6 \mu\text{m}$ であった。これらの結果は Si MOSFET における短チャネル効果^[1]と定性的、定量的に類似している。

[1] S. M. Sze and K. K. Ng, *Physics of Semiconductor Devices*, (John Wiley & Sons, 3rd edition, 2006).

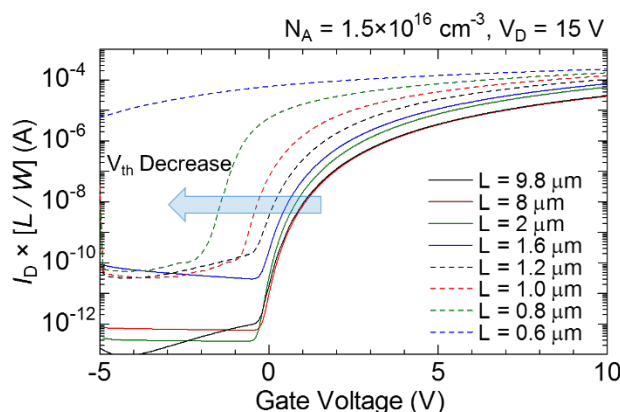


Fig.2 I_D - V_G characteristics of fabricated MOSFETs with different channel lengths.

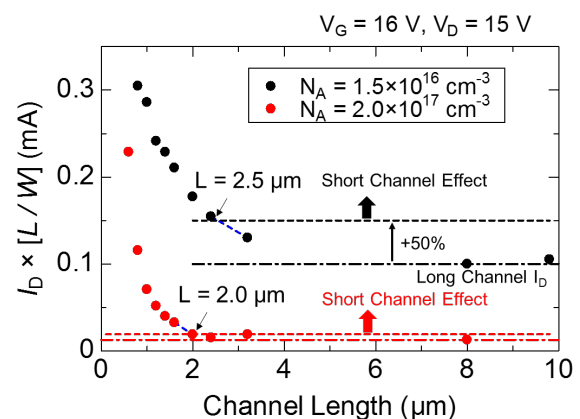


Fig.3 Channel length dependence of normalized drain current of fabricated MOSFETs with different acceptor concentrations.