

## 薄膜 $\pi$ 型ナノ熱電発電モジュールの設計と性能

Design and performance of  $\pi$ -type thin-film nano-TEG modules

○清野 稔仁, 千脇 那菜, 山下 涼音, 菅原 聡

T. Seino, N. Chiwaki, S. Yamashita, and S. Sugahara

東工大未来研, FIRST, Tokyo Inst. of Tech.

E-mail:seino@isl.titech.ac.jp

**【はじめに】**近年, Internet of Humans (IoH)と呼ばれる分野におけるマン・マシン・インターフェイスのキーデバイスとしてウェアラブルデバイスが注目を集めている. IoH はヒトのバイタルデータをクラウドなどに集計して, データの統計処理からヘルスケアや医療に役立てるシステムである. このようなウェアラブルデバイスでは, スマートフォンなど通信デバイス機器が存在する状況下で使用が想定されるため, ウェアラブルデバイスには短距離通信を行うことができる数 mW 程度の電力が必要となる. 我々は, ウェアラブルデバイスの電源に応用可能な薄膜熱電材料を用いた熱電発電モジュールを提案している[1-4]. 特に, 薄膜 $\pi$ 型ナノTEGは, 通常の $\pi$ 型と同様の形状であるが, ゼーベック素子を数10–数100 nmに加工して, これを大規模に集積化することで, 高い出力が得られる可能性があるモジュール構造である. これまで, ゼーベック素子間に真空アイソレーションを仮定して, このモジュールの性能限界を検証してきた[3,4]. 今回は, 作製プロセスの観点から, ゼーベック素子間を熱的・電気的な絶縁物で埋めたより実現しやすい形態での設計とこの場合の性能予測について報告する. 特に, 熱抵抗を確保するため, モジュール内のナノTEGの存在しない領域に真空アイソレーションを導入した構造について詳細に検討した.

**【モジュール構造と設計方法】**設計に用いる系の設定にはヒトの代謝による熱流限界を考慮した恒温動物モデルを用いた. 図1(a),(b)に薄膜 $\pi$ 型ナノTEGの構造を示す. モジュールの全面積 $D \times D$ のうち面積 $L \times L$ をナノTEGが占める. ゼーベック素子間は, 熱的・電気的な絶縁物(ポーラスシリカ)とした. モジュール内のナノTEGの存在しない領域については, ポーラスシリカ, もしくは真空アイソレーションとした. 設計ではトレードオフパラメータ $\gamma$ を用いて, ゼーベック素子の熱抵抗とモジュールの内部抵抗を表現して, これを最適化することで, 所望の出力が得られる構造を得た[1-3]. 設計における重要な構造パラメータは, ゼーベック素子の幅 $\gamma d$ , TEG領域の長さ $L$ , ゼーベック素子の素子対数 $m_0$ である. ゼーベック素子幅 $\gamma d$ , 素子間幅 $(1-\gamma)d$ の最小値については, ここでは10 nmとした. また, 引き出し電極膜厚 $t_c$ は, ゼーベック素子幅との関係を考慮して,  $t_c: \gamma d=1:1$ とした. 今回の設計には $D=1$  cm, および皮膚表面と外気との温度差 $\Delta T_s=10$  Kを用いて, 熱電材料にはBiTeを用いた(膜厚 $t_0=100$  nm). この物性値には報告値を用いた[5].

**【設計結果と性能評価】**薄膜 $\pi$ 型ナノTEGモジュールにおけるナノTEG部およびその周りの部分すべてをポーラスシリカで埋めた場合, 図2に示すように最適設計を行ってもその出力は完全な真空アイソレーションの場合[4]に比べて大きく低下した(1/500以下). これは真空アイソレーションにおける輻射の熱抵抗に比べて, 層間絶縁物の熱抵抗が低いために生じる. そこで, ナノTEGの外側の部分を真空アイソレーションする構造を検討した(図1参照). 図3に $L=20 \mu\text{m}$ ,  $m_0=2730$  pairにおける出力の $\gamma$ 依存性を示す. 熱抵抗を確保し(十分に起電力 $V_s$ を大きくして), 内部抵抗 $R_M$ が大きすぎないように $\gamma$ が定まり, 出力を最適化できることがわかる. 図4(a)に出力電力( $P_{\text{out}}$ )の $L$ 依存性を示す. ポーラスシリカでナノTEGの外側を埋めたときに比べて熱抵抗を大きくすることが可能となり,  $L=20-30 \mu\text{m}$ のときに,  $P_{\text{out}}$ は極大を持ち, その値は飛躍的に大きくなった. 図4に $P_{\text{out}}$ の最少加工寸法依存性を示す. ここでは,  $L$ を $100 \mu\text{m}$ から $10 \mu\text{m}$ まで変化させた. 最少加工寸法を小さくするほど, 出力は大きくなるが,  $L=20 \mu\text{m}$ のとき, 完全な真空アイソレーションにおける出力限界とほぼ同等の出力が得られる. ここで得られた薄膜 $\pi$ 型ナノTEGをリストバンド型( $100 \text{ cm}^2$ )に実装することで3 mW程度の出力が得られる. これは短距離通信が可能なウェアラブルデバイスに応用可能な値である.

**【参考文献】**[1]近藤他, 第63回応用物理学会春季学術講演会, 21p-W323-11, (2016). [2]近藤他, 第13回日本熱電学会学術講演会, S2B6, (2016). [3]近藤他, 第64回応用物理学会春季学術講演会, 15p-E206-2, (2017), [4]山下他, 第78回応用物理学会秋季学術講演会 [5]O. Yamashita, et al., *J. Appl. Phys.*, **42**, pp. 492-500. (2003).

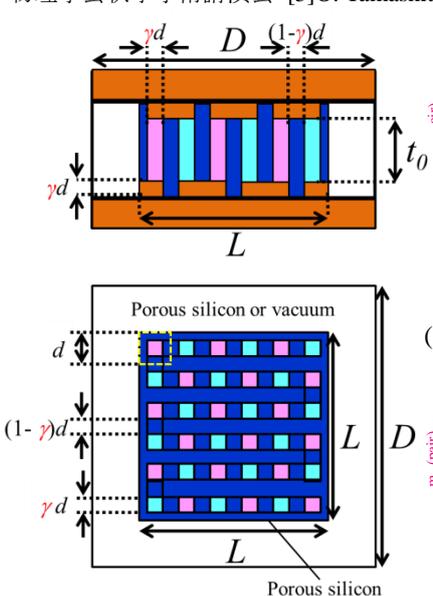


図1. 薄膜 $\pi$ 型ナノTEGの構造

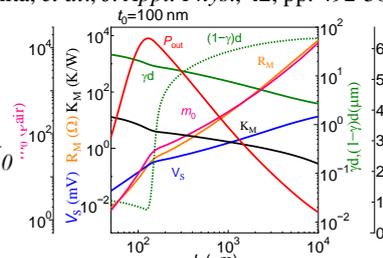


図2.  $P_{\text{out}}, V_s, R_M, \gamma d, (1-\gamma)d, K_M, \Delta T$ の $L$ 依存性

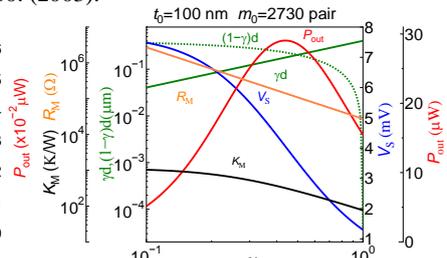


図3.  $P_{\text{out}}, V_s, R_M, \gamma d, (1-\gamma)d, K_M, \beta \Delta T$ の $\gamma$ 依存性

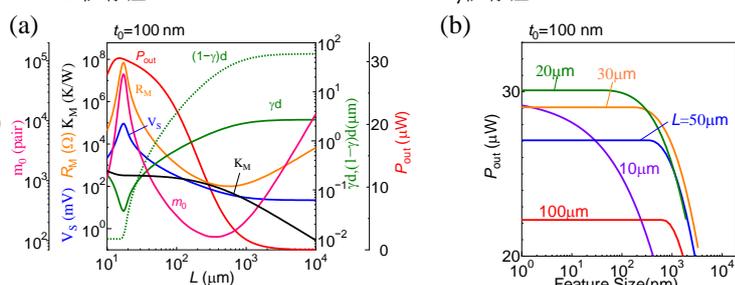


図4. (a) $P_{\text{out}}, V_s, R_M, \gamma d, (1-\gamma)d, K_M, \Delta T$ の $L$ 依存性, (b) $P_{\text{out}}$ の最少加工寸法依存性