

半絶縁性基板上にイオン注入で作製した n および p チャネル JFET の 400°C 動作 400°C operation of SiC n- and p-channel JFETs fabricated by ion implantation into a high-purity semi-insulating substrate

金子 光顕、木本 恒暢(京大院工)

°Mitsuaki Kaneko, Tsunenobu Kimoto (Kyoto Univ.)

E-mail: kaneko@semicon.kuee.kyoto-u.ac.jp

SiC は厳環境で動作可能なデバイス用材料として期待されている。論理デバイスとして、これまで、BJT や CMOS を用いた 400°C 以上で動作可能な IC 作製が報告されている[1,2]。一方、JFET は CMOS と比較して閾値電圧の変動が少ない、酸化膜の信頼性の問題が無いという利点を有しており、n チャネル JFET (nJFET) を用いた IC 作製の報告もなされている[3]。しかし、この IC は、nJFET と抵抗を組み合わせて作製しているため、原理的に損失が大きい。消費電力低減の観点から、相補型論理デバイスが理想的であるが、nJFET と pJFET を同一基板上に作製する必要がある、エピ層をチャネルとした従来の構造では実現が困難である。そこで本研究では、イオン注入により nJFET および pJFET の同一基板上への作製を試み、その 400°C 動作を確認できたため報告する。

4H-SiC 高純度半絶縁性基板を使用した。作製した構造の模式図を図 1 に示す。n 型、p 型のドーパントとして P および Al を使用した。nJFET (pJFET) のゲートと pJFET (nJFET) のドレインおよびソースコンタクト領域は同時にイオン注入を行っている。ゲートおよびチャネルのドーピング密度は約 2×10^{19} および $5 \times 10^{17} \text{ cm}^{-3}$ とした。チャネル深さおよび厚さは JFET の閾値電圧が 0V 付近となるように TCAD により設計を行った。イオン注入を行った後、1650°C 10 分の活性化アニールを行った。

作製した nJFET、pJFET の室温でのドレイン特性を図 2 に示す。nJFET、pJFET 共にトランジスタ動作を確認した。nJFET、pJFET の閾値電圧はそれぞれ-0.26、+3.7V となり、設計値 (0V) とわずかに異なることがわかった。TCAD によるシミュレーションにおいて、基板中のトラップ密度を $4 \times 10^{16} \text{ cm}^{-3}$ と仮定して計算を行っていたが、過大評価していた可能性がある。

室温から 673K (400°C) における飽和領域の nJFET ($V_d = 4 \text{ V}$) および pJFET ($V_d = -4 \text{ V}$) の $\sqrt{I_d}$ - V_g 特性 (伝達特性) を図 3 に示す。nJFET の相互コンダクタンス ($\sqrt{I_d}$ - V_g 特性の傾き) は温度上昇と共に低下しており、移動度の低下を反映している。一方、pJFET の相互コンダクタンスは温度上昇と共に増加しており、Al のイオン化率の上昇を反映している。室温から 673K まで上昇した際の閾値電圧の変動は 1.5 V 以下となっており、CMOS と比較すると非常に小さな値となっていることがわかった。

本研究の一部はスーパークラスタプログラムの支援を受けて行われた。

[1] L. Lanni, et al., IEEE EDL **9**, 1091 (2013).

[2] E. Ramsya, et al., Mat. Sci. Forum **821-823**, 859 (2015).

[3] P. G. Neudeck, et al., AIP Advances **6**, 125119 (2016).

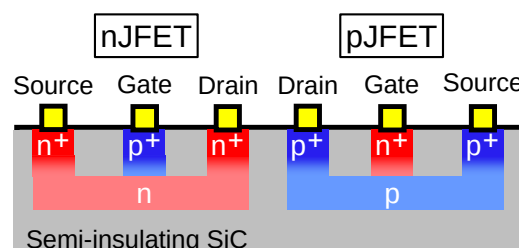


Fig. 1: Schematic cross-sectional structure of nJFET and pJFET fabricated in this study.

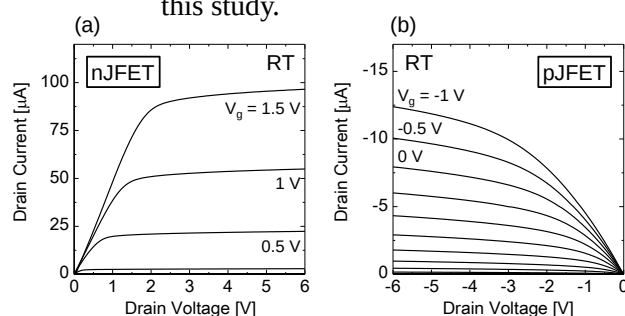


Fig. 2: I_d - V_d curves (output characteristics) of the (a) nJFET and (b) pJFET. Channel length and width are 10 and 100 μm , respectively.

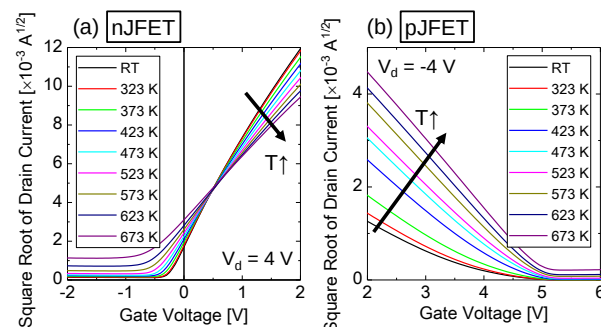


Fig. 3: I_d - V_g curves (transfer characteristics) of the (a) nJFET and (b) pJFET measured from RT to 673 K.