微細 3 次元デバイスに対応した 10nm 以下特定位置 STEM 分析のための FIB 加工技術

Development of Site-specific FIB Specimen Preparation Techniques with Positioning Precision in Sub 10nm for STEM/TEM Analysis of Nanoscale 3D Devices

東芝ナノアナリシス [1]，○渡辺　圭 [1]，志摩　会実佳 [1]，福嶌　豊 [1]
Toshiba Nanoanalysis Corp. [1], ○Kei Watanabe[1], Amika Shima[1], Yutaka Fukushima
E-mail: kei.watanabe@nanoanalysis.co.jp

先端半導体デバイスでは 3 次元化とさらなる高集積化が進められており、かつ、素子特性向上のために多くの元素が用いられ、デバイス構造は複雑になっている。それらの解析・分析には、10nm 以下の微小領域かつ特定箇所の解析、極微量元素の分析などが要求されている。透過型電子顕微鏡（TEM）や、走査透過型電子顕微鏡（STEM）は原子レベルの解析・分析を行うことのできる強力な手法として利用されているが、10nm 以下の特定箇所を 3 次元的に切り出し、薄片化する高度な試料作製技術が必要となる。このような微小領域・特定箇所の試料作製において、FIB 加工装置が必須となっており、中でも半導体デバイスの TEM 試料作製には、ほとんどの場合、デュアル or トリプルビーム FIB 加工装置が使用されている。我々は、市販のトリプルビーム FIB 装置を用いてこれら 3 次元的な新構造・新材料の様々な半導体デバイス・特定箇所の TEM 試料加工技術を開発している。

3 次元デバイスである多結晶 Si ナノワイヤ（NW）薄膜トランジスタ（TFT）について、STEM ナノビーム電子回折（Nano Beam electron Diffraction：NBD）マッピングによって、特定素子の電気特性と対応した Channel poly-Si の結晶性評価が報告されている[1,2]。本報告では、この NBD マッピング法を用いた粒構造・結晶性解析に必要な特定微小領域の FIB 加工技術を開発した結果を一例として報告する。

Fig. 1 に、NBD マッピング解析を実施した Poly-Si NW TFT の断面 TEM 観察像を示す。図に示すように、解析対象の Channel poly-Si は、周囲を Gate SiO_2 および Gate poly-Si に囲まれている。Fig.2 中に青色矢印で示すのが、NBD マッピング測定時の電子線入射方向であり、Gate poly-Si と Channel poly-Si が電子線透過方向に重なるため、Channel poly-Si の粒構造・結晶構造の正しい評価が困難となる。そのため、Gate poly-Si を試料作製時に除去する必要があるが、Channel との間に形成されている Gate SiO_2 の厚みは 10nm 以下となっている。すなわち、FIB 装置により加工する領域を数 nm レベルで制御しなければならない。我々は、トリプルビームの SEM 観察と Ga ビーム、Ar ビームの特性を駆使し、FIB 加工時に形成される非晶質ダメージ層の厚みも制御しつつ、35nm 程度の厚さの Channel 部分のみを切り出す試料の作製方法を開発した（Fig. 2）。これにより、NBD マッピング測定を実現することができた[1,2]。

[参考文献] [1] T. Asano et al., IRPS, 2017, 5C.2. [2] M. Oda *et al.*, IEDM2015, p. 6.1.

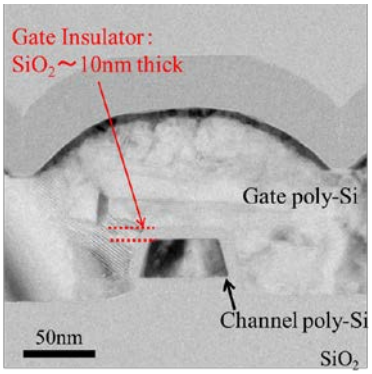

Figure 1. Cross-section TEM image of poly-Si NW TFT.

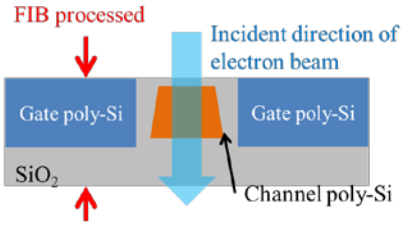

Figure 2. Concept image of TEM sample for NBD analysis of channel poly-Si part fabricated by FIB with positioning precision in sub 10nm.