

SiO₂/n-GaN 界面における堆積前処理及び高圧水蒸気処理の効果

Effect of Surface Treatment and HPWVA on SiO₂/n-GaN Interface

奈良先端大, °赤野拓哉, 上沼睦典, 石河泰明, 浦岡行治

NAIST, °Takuya Akano, Mutsunori Uenuma, Yasuaki Ishikawa, Yukiharu Uraoka

E-mail: akano.takuya.ap6@ms.naist.jp

背景: 次世代のパワー半導体として GaN 系デバイスが注目されており、ゲート絶縁膜候補の一つとして、高絶縁破壊電界を有する SiO₂が期待されている。これまで SiO₂/n-GaN の MOS デバイスにおいて、様々な界面特性改善のための取り組みがなされてきており、我々は、400°C 程度の低温で行える高圧水蒸気処理(High Pressure Water Vapor Annealing: HPWVA)の効果进行研究してきた[1,2]。SiO₂/n-GaN における絶縁膜堆積前処理として RCA 洗浄の効果について検討し、RCA 洗浄の SC1 で終わることで最も界面準位密度(D_{it})が低減したことを報告した[3]。そこで、本研究では SiO₂/n-GaN 界面のさらなる改善に向け、洗浄と HPWVA 効果について評価した。

実験方法: MOS キャパシタの作製には厚さ 4 μm の n-GaN エピタキシャル層を有する GaN 自立基板を用いた。アセトンとメタノールによる簡易洗浄を施した後に、DHF・SPM 洗浄・SC1 洗浄・SC2 洗浄の順に洗浄を行った。その後、TEOS および O₂ を用いたプラズマ CVD 法により SiO₂ を 300°C で 70 nm 堆積した。SiO₂ 絶縁膜堆積後 HPWVA(400°C, 0.5 MPa, 30 min.)を行い、Al 電極を 200 nm 蒸着し、最後に FGA(400°C, 30 min)を行った。また比較のため同じ洗浄条件の熱処理無し(w/o HPWVA)試料も同様に作製した。本研究では、QS および高周波測定を行い、High-Low 法によって界面準位密度を評価した。

結果: High-Low 法により求めた D_{it}(Ec-E=0.23 ~ 0.72 の平均値)を Fig.1 に V_{FB} を Fig.2 にそれぞれ示す。D_{it}において、DHF 処理したもので HPWVA 効果が最もみられ、洗浄を経ると HPWVA の効果は小さくなっている。また V_{FB} について、DHF については少し負電圧側へシフトしたが、他の試料では HPWVA を行うと正電圧側へシフトした。これまでの XPS 評価より RCA 洗浄を経ることにより GaN 表面で Ga-O 結合の割合が上昇していることが分かっている。よって、Ga-O 結合の少ない DHF と SPM 試料では、HPWVA によって SiO₂/GaN 界面の酸化が起きていると考えられる。また、SC1 および SC2 洗浄試料については、界面においてすでに Ga-O 結合が多く形成されているため HPWVA の効果が低いと考えられる。以上の結果から、洗浄と HPWVA を組み合わせることにより低界面準位密度および V_{FB} 改善が可能であることが明らかとなった。

謝辞: 本研究を進めるにあたり、富士電機株式会社の上野様にご協力いただきました。

参考文献

- [1] K. Yoshitsugu *et al.*, IWN2012 TuP-LN-12 (2012).
- [2] Y Tominaga *et al.*, 応用物理学会春季学術講演会(2016), 22a-W541-8
- [3] T Akano *et al.*, 応用物理学会春季学術講演会(2017), 16a-P4-9

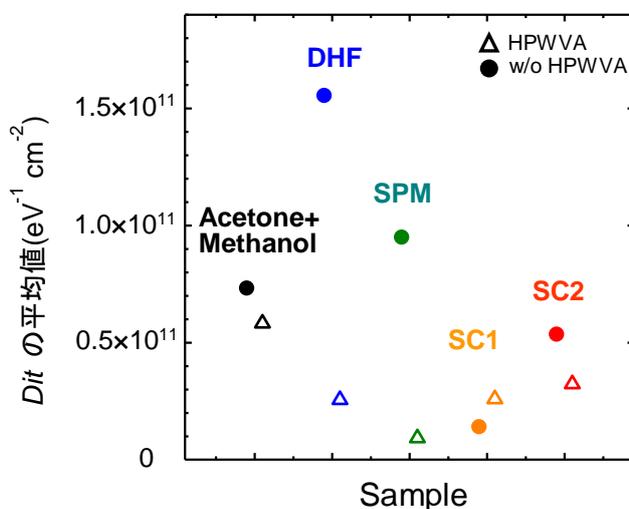


Fig.1 洗浄及び HPWVA における界面準位密度(D_{it})の平均値

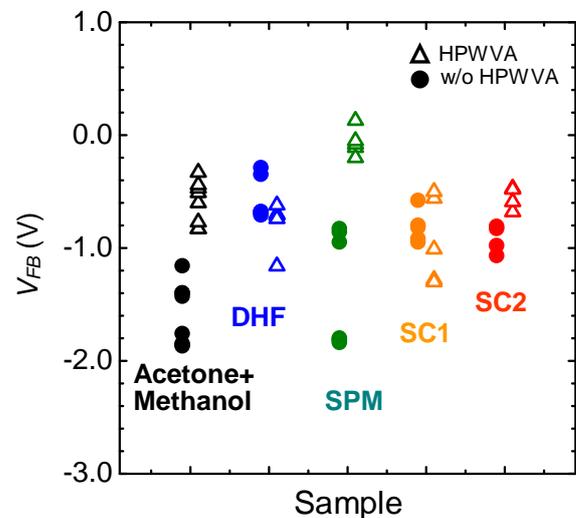


Fig.2 洗浄及び HPWVA における V_{FB}