

チャンネル層に InAlN を用いた薄膜トランジスタの作製

Thin-film transistors using an InAlN channel layer

東京大学生産技術研究所¹, JST さきがけ², JST-ACCEL³

○中村享平¹, 小林篤¹, 上野耕平¹, 太田実雄^{1,2}, 徳本有紀¹, 藤岡洋^{1,3}

Institute of Industrial Science, The University of Tokyo¹, JST-PRESTO², JST-ACCEL³

○K. Nakamura¹, A. Kobayashi¹, K. Ueno¹, J. Ohta^{1,2}, Y. Tokumoto¹, H. Fujioka^{1,3}

E-mail: knakamur@iis.u-tokyo.ac.jp

通常、薄膜トランジスタ(TFT)のチャンネル層にはアモルファス Si や IGZO などが用いられているが、これらの材料の電子移動度は $0.1\sim 10\text{ cm}^2/(\text{V}\cdot\text{s})$ 程度に留まっている。もしも、ガラスなどの安価な大面積アモルファス基板上に高移動度半導体材料の成長が可能となれば、開口率の増大など性能の向上が期待できる。我々は、高周波電子素子やパワーデバイスで実績のある窒化物半導体の TFT 応用を目指し、これまでに、ガラスやポリイミドフィルム上に作製した多結晶 InN-TFT が正常に動作することを実証してきた[1][2]。しかし、多結晶 InN の電子濃度は 10^{19} cm^{-3} を下回らないため、トランジスタ動作のためにはチャンネル層を極薄化する必要があり、素子設計上の制約が生じていた。そこで本研究では、InN よりも電子濃度の低い InAlN をチャンネル層とした窒化物 TFT を作製し、その特性を評価した。

合成石英ガラス基板上に、パルススパッタ堆積(PSD)法で InAlN 薄膜を成膜した。XRD で結晶性および配向性の評価を、また、SEM と AFM で表面モフォロジーの観察を、さらに、ホール効果測定で電気特性評価を行った。TFT を作製するために、チャンネル層となる InAlN 薄膜にソース・ドレイン電極を電子ビーム蒸着し、その後ゲート絶縁膜を堆積し、最後にゲート電極として Au を蒸着した。

合成石英ガラス基板上に 500°C で成膜した InAlN 薄膜の XRD 測定では、0002 回折の鋭いピークが観測され、c 軸配向性の高い結晶であることがわかった(図 1)。また、合成石英ガラス基板上多結晶 InAlN 薄膜をチャンネル層とした TFT の特性を半導体パラメータアナライザで評価したところ、ゲート電極に負の電圧をかけることで、ソース・ドレイン間の電流を制御できるといった、正常なトランジスタ動作が確認できた。

参考文献:[1] T. Itoh, A. Kobayashi, J. Ohta, and H. Fujioka, *Appl. Phys. Lett.* **109**, 142104 (2016). [2] K. S. Lye, A. Kobayashi, K. Ueno, J. Ohta, and H. Fujioka, *Appl. Phys. Lett.* **109**, 032106 (2016).

謝辞:本研究の一部は JSPS 科研費 JP16H06414 の助成を受けて行われたものである。

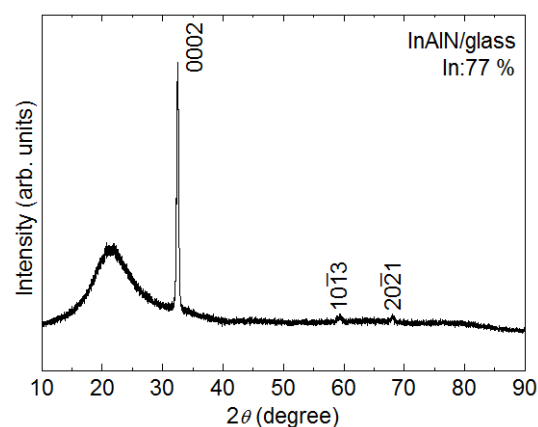


図 1 500°C で成膜した合成石英ガラス基板上 InAlN 薄膜の XRD パターン