

ゲート容量が異なる並列ダブルドット単電子デバイスにおける

電子転送シーケンス

Electronic transfer sequence of single-common-gate parallel-double-dot single-electron device with asymmetric gate capacitances

立命館大学大学院 理工学研究科 ○渡辺 雄介, 今井 茂

Ritsumeikan Univ. °Yusuke Watanabe, Shigeru Imai

E-mail: re0066se@ed.ritsumeai.ac.jp

1. はじめに

共通ゲート並列ダブルドット単電子デバイスは、ドット間に結合がなければ2つの独立した単電子トランジスタとして動作するが、ドット間に結合がある場合はこれとは異なる動作をする。今回、ゲート容量 C_{g1} と C_{g2} が異なる場合における電子の転送シーケンスを調べた。

2. 結果

図1に示すようにダブルドットデバイスのドット1とドット2をつなぐ接合容量を C_i 、それ以外の接合容量を C 、2つのゲート容量をそれぞれ C_{g1}, C_{g2} とおく。各接合のトンネリングを $T_{S1} \sim T_{D1}$ で示し、下付きの文字で電子が移動する前と後の場所を表している。図2(a)に $C_{g1}:C_{g2}:C_i:C = 3:2:1:10$ の場合の stability diagram、(b)にゲート容量と接合容量の比がそれぞれ3:10と2:10のシングルドット単電子トランジスタの stability diagram を組み合わせたものを示す。また、図3にダブルドットデバイスの安定領域(0,0),(1,0)間の拡大図を示す。このとき、ソース・ドレイン間電圧 V を $V' = (C/e)V$ 、ゲート電圧 V_g を $V'_g = (C/e)V_g$ で規格化している。(0,0)等は、ドット1,2内の電子配置であり、図2,3では各安定領域に対応している。図4(a)、(b)にはそれぞれ図3(a)の点A、Bにおける電子の移動経路を示す。ここでは楕円を右回りにする黒矢印でソースからドレインへ向かう電子の流れを表し、赤矢印で逆向きの流れを示している。

図2(a)のダブルドットデバイスの stability diagram は図2(b)のシングルドット単電子トランジスタの stability diagram を組み合わせた形に類似している。したがって、電子の移動経路についても類似性があると予測され、例えば、ダブルドットデバイスの(0,0)の安定領域と(1,0)の安定領域の間の橙色の領域では上の単電子トランジスタだけが動作して(0,0) \leftrightarrow (1,0)のように電子が移動すると考えられる。実際に図3の点Aの場所では図4(a)のように(0,0) \leftrightarrow (1,0)に対応する移動経路だけが確認できた。しかし、図3のB点の場所では、図4(b)のように(0,0) \leftrightarrow (1,0)以外の電子配置に対応する移動経路が確認され、電子の移動経路は複雑になった。そして、図4(b)から上のドットを経由して電子1個を運ぶシーケンスの他に、下のドットを経由するシーケンスや上下のドットを経由するシーケンス、電子2個を運ぶシーケンスも確認できた。また、ドレインからソースへ向かう逆向きの電子の移動も確認された。

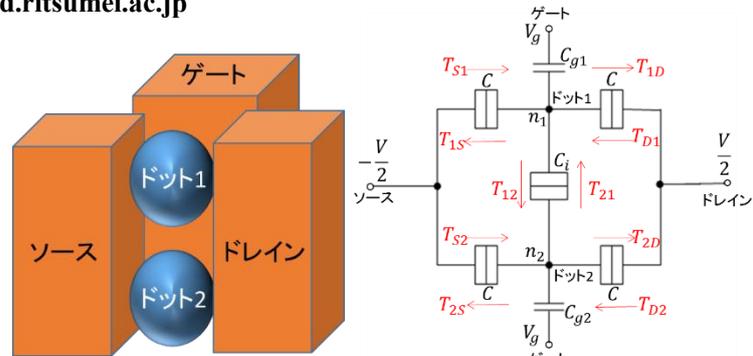
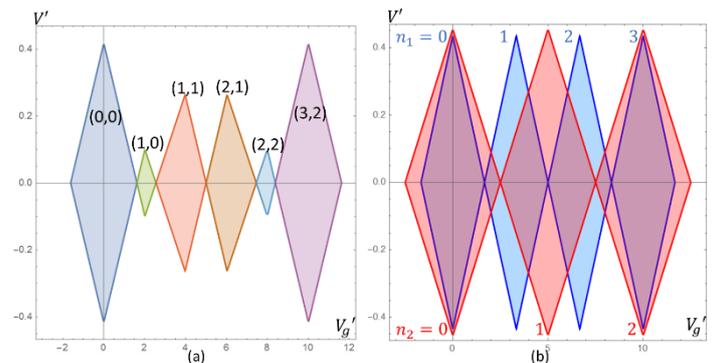


図1 共通ゲートダブルドット単電子デバイスの模式図と等価回路

図2 (a) $C_{g1}:C_{g2}:C_i:C = 3:2:1:10$ の stability diagram

(b)シングルドット単電子トランジスタの stability diagram 組み合わせ

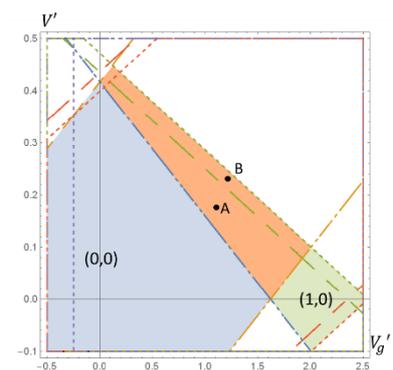


図3 安定領域(0,0),(1,0)間の拡大図

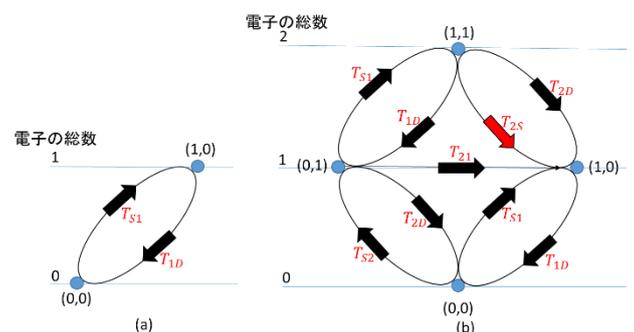


図4 図3(a)の点A、Bにおける電子の移動経路