急峻なサブスレッショルドスロープを持つ ALD-AlO_x ゲート絶縁膜アモルファス InSiO TFT

Amorphous InSiO TFTs with a sharp subthreshold slope using ALD-AlO_x gate insulator

○相川 慎也 [1,2]，木津 たきお [2]，生田目 俊秀 [2]，塚越 一仁 [2]（1. 工学院大，2. NIMS）

°S. Aikawa[1,2], T. Kizu[2], T. Nabatame[2], K. Tsukagoshi[2] (1.Kogakuin Univ., 2.NIMS)

E-mail: aikawa@cc.kogakuin.ac.jp

極微小電力で駆動可能な電子デバイスの実現に向けて，素子駆動用 TFT のサブスレッショルドスロープ急峻化が希求されている．我々はこれまでに，酸素結合解離エネルギーの高い材料を酸化インジウムに微量添加することで，安定性や移動度の高いアモルファス酸化物 TFT を 250 °C 以下の低温プロセスで実現する研究を行ってきた[1]．Si ドープ酸化インジウム（InSiO）においては，伝導帯テイルでの状態密度の減少[2]と，それに伴う電極からのキャリア注入の効率化[3]が優れることが分かり，ゲート絶縁膜の極薄化による急峻なドレイン電流立ち上がりを有するアモルファス酸化物 TFT の実現が期待できる．ここでは，プラズマ原子層堆積法（ALD）により形成した AlO_x ゲート絶縁膜の効果を報告する．

バッファードフッ酸により酸化膜を除去した Si 基板上に，ALD にて AlO_x を 16 nm 堆積しゲート絶縁膜とした．AlO_x の成膜中温度は 200 °C とし，成膜後 400 °C 窒素中でアニールした．AlO_x 上に InSiO チャネル層をスパッタ成膜した後，EB 蒸着により Mo 電極を形成しバックゲート構造の TFT を作製した（Fig.1）．電極形成後に，ポストデポジションアニールを 150 °C 大気中で行った．

Fig.2 に典型的な伝達特性を示す．アニール条件を最適化することで，ヒステリシスのない急峻な立ち上がりを有する TFT 特性が得られた．On 状態でのドレイン電流に対してゲートリーク電流が非常に低いことから，緻密でピンホールレスな AlO_x 膜が形成されたと言える．伝達特性から見積もったサブスレッショルドスロープに対するドレイン電流のプロット（Fig.3）から，ドレイン電圧 0.1 V にて 73 mV/dec の急峻な立ち上がり特性が得られていることが分かった．プロセス条件の最適化によりさらなる急峻化が見込めるとともに，強誘電体材料とのスタッキングによる低温プロセスでの steep slope 化（< 60 mV/dec）が期待できる．

[1] S. Aikawa et al. *APL* **103**, 172105 (2013).
[2] N. Mitoma, S. Aikawa et al. *APL* **104**, 102103 (2014).
[3] X. Gao, S. Aikawa et al. *APL* **105**, 023503 (2014).

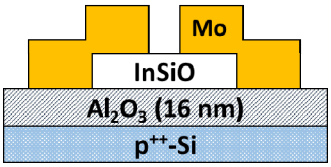

Fig.1 Schematic of the InSiO TFT.

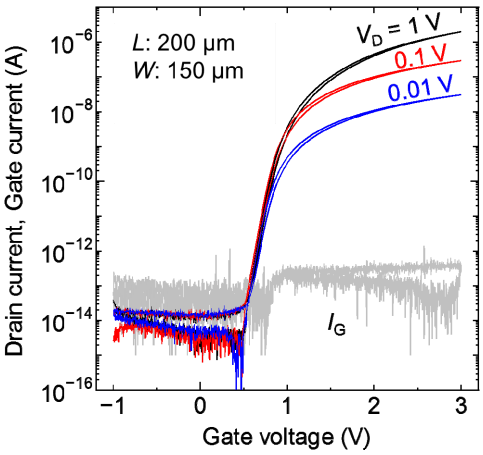

Fig.2 Transfer characteristics of the InSiO TFT with ALD-deposited AlO_x gate insulator.

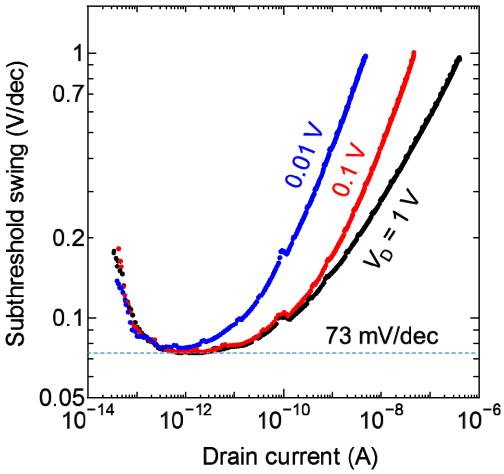

Fig.3 Measured *ss* of the InSiO TFT as a function of I_D.