Si 基板上に作製した InAlN 系 MIS-HEMT のデバイス特性

Device performances of InAlN MIS-HEMTs fabricated on Si substrates

住友電工伝送デバイス研 [1]，　情報通信研究機構 [2]
○吉田智洋 [1]，山下良美 [2]，眞壁勇夫 [1]，渡邊一世 [2]，笠松章史 [2]，中田健 [1]，井上和孝 [1]
Transmission Device Laboratory, Sumitomo Electric Ind.[1], NICT[2]
○T. Yoshida[1], Y. Yamashita[2], I. Makabe[1], I. Watanabe[2], A. Kasamatsu[2], K. Nakata[1], and K. Inoue[1]
E-mail: yoshida-tomohiro@sei.co.jp

研究の背景と目的　InAlN 系 HEMT は、薄層エピでの高い電子密度と広いバンドギャップから、ミリ波帯(30-300 GHz)向けの高周波・高出力デバイスとして注目されている。これまで SiC 基板上で微細ゲートと薄層エピを組み合わせることにより、電流利得遮断周波数(f_T)235 GHz、最大発振周波数(f_{max})272 GHz が報告されている[1]。また、MIS や MOS 構造によるゲートリーク電流(I_g)の抑制も報告されている[2]。しかしながら、高周波向けデバイスを MMIC 化する場合、面積効率とコスト面から Si 基板の使用が有利である。そこで本報告では、Si 基板上に InAlN 系 MIS-HEMT を作製し、デバイス特性を評価したので、その結果を報告する。

デバイス概略・測定結果　Fig. 1 に作製されたデバイス断面の概略図と TEM 像を示す。エピ構造は MOCVD により成長され、バリア層厚は 5 nm である。ゲート構造は、I_g の抑制を目指して、厚さ 2 nm の Hotwire-CVD による SiN 膜を使用した MIS 構造を採用した。ゲート長は 45 nm であり、ソース・ドレイン間距離は 0.75 μm である。Fig. 2 に作製されたデバイスの I_d-V_g 特性を示す。相互コンダクタンス(g_m)の最大値は 560 mS/mm であった。I_g は V_g = -5, +2 V において、4.5×10^{-5} および 1.2×10^{-5} A/mm であった。Fig. 3 に g_m が最大となったバイアス点でのコンタクトパッド容量を含めた各種利得を示す。f_T および f_{max} は 160 および 210 GHz であった。

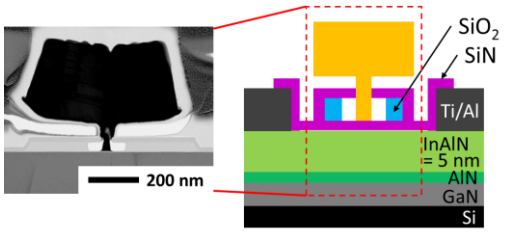

Fig. 1: Cross-sectional TEM image and schematic illustration of the fabricated 45-nm gate length InAlN MIS-HEMTs.

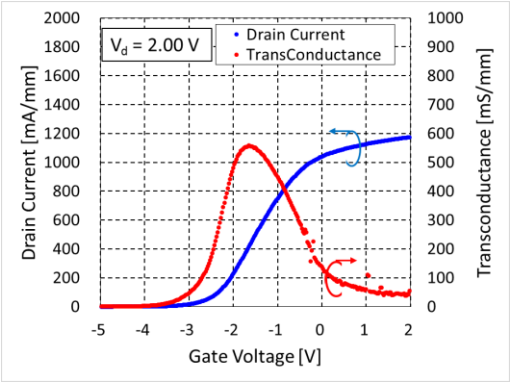

Fig. 2: Transfer and transconductance characteristic of the fabricated HEMTs.

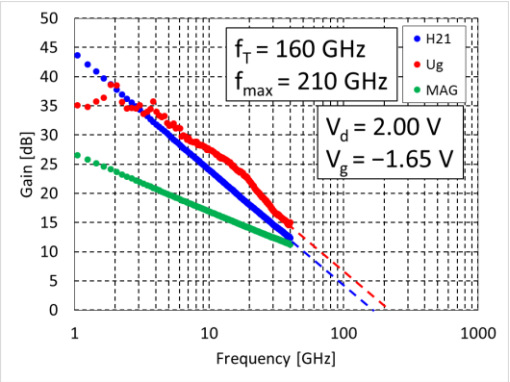

Fig. 3: Small signal characteristic of the fabricated HEMTs at V_d = 2.00 V and V_g = -1.65 V.

考察　今回作製されたデバイスは、バリア層 5 nm を含む薄層エピによる高い真性 g_m (750 mS/mm)、低ソース抵抗(R_s = 0.45 Ω mm)、低容量ゲート構造(C_{gs} = 340 fF/mm)により優れた高周波性能を示している。なお、バリア層の薄層化によりゲートリーク電流の増大が懸念されたが、MIS 構造によって正方向、逆方向ともに 10^{-5} A/mm 台の低いリーク電流を実現している。本結果は Si 基板上にミリ波帯向け MIS-HEMT を作製可能であることを示している。

参考文献

[1] 山下他, 第 63 回応用物理学会春季学術講演会, 20p-P9-2, 2015.
[2] B. P. Downey *et al.*, Solid-State Electron., 106, pp. 12-17, 2015.

© 2017年 応用物理学会