La_2O_3 を積層した CeO_x/SiO_2 の抵抗変化メモリ動作

Resistive Switching Characteristics of CeOx/SiO_2 with La_2O_3 Capping Layer

東工大工学院 [1]，東工大科学技術創成研究院 [2] ○水谷一翔 [1]，宗田伊理也 [1]，星井拓也 [1]，
若林整 [1]，筒井一生 [2]，岩井洋 [2]，角嶋邦之 [1]，
Tokyo Tech. School of Eng. [1], Tokyo Tech. IIR [2], ○K. Mizutani[1], I. Muneta[1], T. Hoshii[1],
H. Wakabayashi[1], K. Tsutsui[2], H. Iwai[2], K. Kakushima[1]
E-mail: mizutani.k.ac@m.titechac.jp

【はじめに】抵抗変化メモリ(RRAM)は書き込み速度とクロスポイント型の構造から、ストレージクラスメモリを実現する不揮発性メモリとして注目されている[1]。RRAM は電圧を印加し欠陥フィラメントを形成することで抵抗変化を実現できるが、完全な絶縁破壊を防ぐために電流制限を設ける必要がある。我々はこれまで酸化物層に SiO_2 と CeO_x の 2 層構造の抵抗変化スイッチングデバイスを報告してきた。しかしこの構造ではスイッチングに必要な電流制限値(CC)が大きいといった課題があった[2]。今回は La_2O_3 の層を CeO_x 膜の上に追加したデバイスを作製した。La_2O_3 のバンドギャップは CeO_x に比べて広いため、セット時に電流を抑制できると期待できる。

【試料作製方法】素子分離を形成した n^+-Si ウエハを化学洗浄した後、熱酸化により SiO_2 を 2nm 形成した。その後、電子線蒸着により CeO_x を 10nm、La_2O_3 を 2nm 堆積させた。RF スパッタリング法により W と cap-TiN を成膜した後、ドライエッチングで電極を形成した。デバイスは FG(3%H_2, 97%N_2)雰囲気中、420℃で 30 分間熱処理した。

【測定結果】La_2O_3 を挿入しない構造では CC は 1mA でスイッチングを行っていたが、La_2O_3 の導入により 0.1mA の CC でスイッチング動作を確認した。一方、リセット時の負の電圧を印加した場合の電流の最大値も十分の一に減少しており、従来の構造に La_2O_3 の層を追加することにより全体として抵抗値が上昇し、スイッチングに要する消費電力の低下を実現することができた。

【まとめ】W/CeO_x/SiO_2/n^+Si に La_2O_3 層を加えた RRAM の試作を行った。La_2O_3 層の挿入により CC を 1 桁小さくできることを確認した。

【参考文献】[1]H.-S.P. Wong, et al., Proceedings of the IEEE, pp. 1951-1970 (2012). [2] M. S. Hadi, et al., Semicond. Sci. Technol., 29, 1150030 (2014).

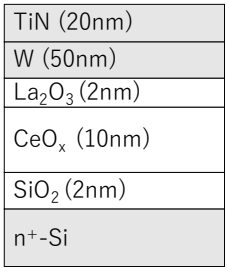

Figure1 Structure of RRAM.

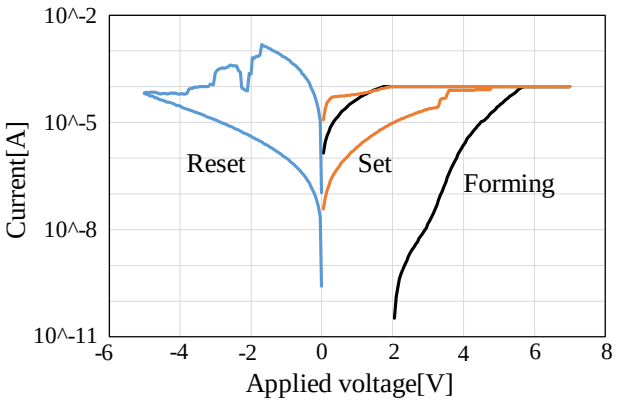

Figure2 Resistive switching characteristics of W/CeO_x/SiO_2/n^+Si structure with La_2O_3 capping.

© 2017年 応用物理学会