

異なる上部電極を有する Ta₂O₅ 抵抗変化型メモリの多値特性評価Evaluation of multilevel memory characteristics of Ta₂O₅ ReRAM using different top electrodes.北大・院情報¹, 九工大・生命体工²勝村 玲音¹, 李 遠霖¹, Mika Kristian Grönroos¹, 福地 厚¹, 有田 正志¹, 高橋 庸夫¹, 安藤 秀幸², 森江 隆²Hokkaido Univ.¹, Kyushu Inst. Tech.²,R. Katsumura¹, Y. Li¹, M. Grönroos¹, A. Tsurumaki-Fukuchi¹, M. Arita¹, Y. Takahashi¹, H. Andoh² and T. Morie²

E-mail: kasureo25@eis.hokudai.ac.jp

<研究背景>

抵抗変化型メモリ (ReRAM) は電圧を印加することで絶縁性材料の抵抗値が可逆的に変化する性質を利用したデバイスであり、次世代の不揮発性メモリとして近年盛んに研究が進められている。中でも、脳の機能を模倣した脳型コンピュータでは、ReRAM をシナプス結合に利用する研究が盛んである。この実現のためには ReRAM 素子のアナログメモリ動作特性が重要である。本研究では Ta₂O₅ において、I-V スweep測定とパルス測定での多値・アナログメモリ動作について検討を行い、上部電極を Cu あるいは Ta にしたデバイスの多値・アナログメモリ動作の違いを評価した。

<試料作製>

SiO₂/Si 基板上に RF スパッタリングを用い、下部電極 TiN(50nm)/Pt(100nm)を室温で形成後、SiO₂(300nm)を層間絶縁層として形成した。フォトリソグラフィと RIE によりコンタクトホール($\phi=4\sim64\mu\text{m}$)の形成を行った。その後、スイッチ層としてホール上に、酸素分圧を Ar:O₂=100:0 あるいは、50:50 として Ta₂O₅(7,10nm)をスパッタリングにより積層した。また、上部電極として Pt(100nm)/Cu(30nm)または Pt(100nm)/Ta(30nm)を RF スパッタリングにより順次積層し、ReRAM デバイスとした。

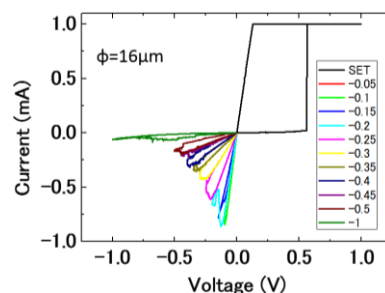
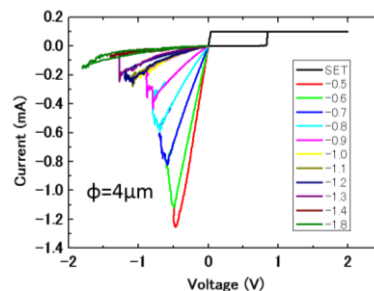
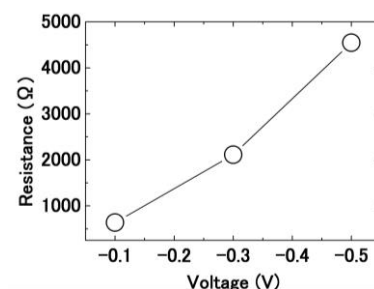
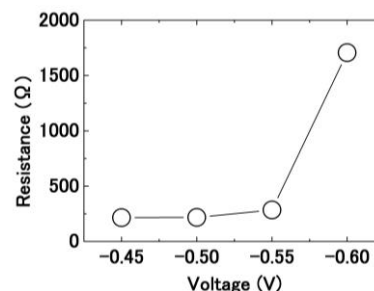
<実験結果>

作製した ReRAM デバイスにおいて負電圧の最大値を段階的に変化させて測定した I-V 特性が Fig.1, 2 である。これらの結果から I-V スweep測定において、リセット時の最大の負電圧を制御することでアナログメモリ動作が得られることを確認した。また、上部電極の違いによってアナログメモリ特性には大きな差は見られなかった。また同じ構造の素子においてパルス電圧印加測定を行った結果が Fig.3, 4 である。上部電極が Cu のデバイスではパルス電圧を増加させることでの抵抗値の段階的な増加がみられた。上部電極が Ta のデバイスにおいても同様に、パルス電圧の増加に伴う抵抗値の増加が確認できたが、大きい負電圧の時のみ変化する特性を示した。この結果より、どちらの上部電極材料でも、多値・アナログメモリ動作が得られることが分かったが、その挙動は異なることが示された。

<参考文献>

[1]勝村他, 応物春季講演会 21p-H111-4(2016)

[2]勝村他, 応物秋期講演会 14a-P6-3(2016)

Fig.1 Stop-voltage dependence of I-V characteristics of our Cu/Ta₂O₅ ReRAMFig.2 Stop-voltage dependence of I-V characteristics of our Ta/Ta₂O₅ ReRAMFig.3 Pulse voltage amplitude dependence of resistance of our Cu/Ta₂O₅ ReRAM obtained after 20 voltage applications.Fig.4 Pulse voltage amplitude dependence of resistance of our Ta/Ta₂O₅ ReRAM obtained after 20 voltage applications.