

三次元 FP 構造 AlGaIn/GaN HEMT のエッチング溝間隔が 電気的特性に与える影響

Effect of groove spacing on DC characteristics in 3DFP AlGaIn/GaN HEMTs

福井大院工 鈴木 敦也, J. T. Asubar, 徳田 博邦, 葛原 正明

Graduate School of Engineering, University of Fukui

Atsuya Suzuki, J. T. Asubar, Hirokuni Tokuda, Masaaki Kuzuhara

E-mail: suzuki.atsuya1223@gmail.com

はじめに AlGaIn/GaN HEMT は高耐圧、低損失の次世代パワースイッチング素子への応用が期待されている[1]。しかし、電流コラプスによるオン抵抗の増加が重要な問題となっている。これを抑制する方法として三次元フィールドプレート(3DFP)構造を用いることが有効であることを報告した[2]。本研究では、3DFP をもつ AlGaIn/GaN HEMT において溝間隔を変化させたデバイスを試作し、溝間隔がデバイスの電気的特性に与える影響について検討した。

実験 本研究で作製したデバイス模式図を図 1 に示す。使用したエピ結晶は、SiC 基板上に MOCVD 法によって AlGaIn/GaN ヘテロ構造を成長した。AlGaIn 厚は 25 nm で Al 組成は 20% である。ゲート幅は 100 μm 、ゲート-ソース間距離 3 μm 、ゲート長 3 μm 、ゲート-ドレイン間距離 10 μm とした。3DFP は以下の方法により形成した。ドレイン側のゲート近傍に EB 描画装置を用いてパターニング後、 BCl_3 と Cl_2 の混合ガスで低ダメージ条件でドライエッチングを行うことにより溝を形成した。その後、表面保護膜として SiN(100 nm) を成膜し、FP 金属(Ti/Au)を蒸着した。FP 長は 3 μm 、溝の長さ 2.5 μm 、溝幅 0.3 μm である。この際、溝間隔を 0(従来型 FP)、0.3, 0.45, 0.6, 0.9 μm と変化させたデバイスを作製した。電流コラプスの評価にはパルス I-V 測定を用いた。

結果・考察 図 2 に溝の W_g 占有率(溝間隔/(溝間隔+溝幅))の静特性依存性を示す。測定結果から溝を形成した 3DFP デバイスで静特性の劣化が確認された。一方で、溝間隔を広く設計することで静特性の劣化が低減される傾向が見られた。溝間隔を 0.9 μm としたサンプルにおいて I_{dmax} の低下はほとんど見られず、 R_{on} の劣化も 20% 以下に留めることに成功した。これらの結果から、3DFP デバイスにおける静特性の劣化は溝の形成による電子輸送の阻害が原因だと考えられる。しかし、3DFP はデバイスの電気的特性に大きな影響を与えるゲート直下のチャネル領域でなく、G-D 間の FP 電極下のアクセス領域に溝が形成されている。溝をこの位置に形成し、間隔を最適化することによって性能の劣化を抑制することが可能であることを確認した。また、本研究で作製した 3DFP デバイスにおいて溝間隔によらずほぼ完全な電流コラプスの抑制を達成した。以上のように、3DFP の溝間隔の最適化により、静特性の劣化を最小にしつつ電流コラプスを抑制できることが確認された。

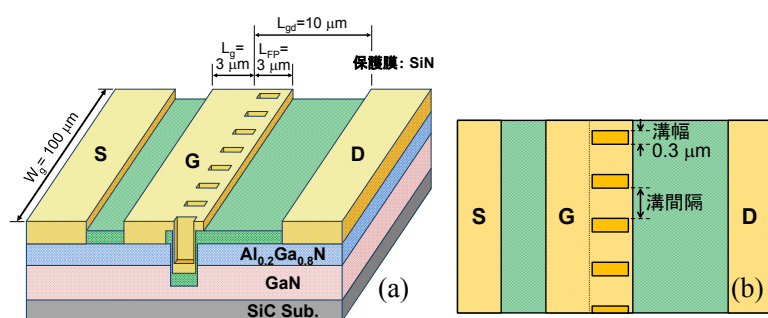


図 1. (a)3DFP AlGaIn/GaN HEMT の模式図,
(b)デバイス表面図

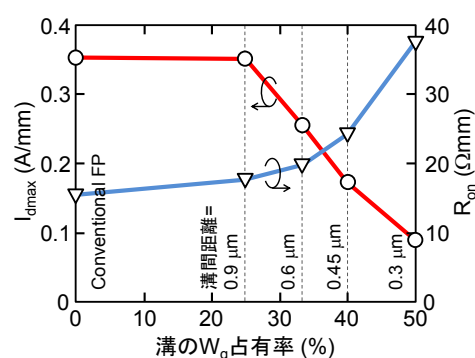


図 2. 溝の W_g 占有率 vs 静特性

謝辞 本研究の一部は JST スーパークラスタープログラムの支援によって実施されたものである。

参考文献 [1] U.K. Mishra, P. Parikh, and Y. Wu, Proc. IEEE, vol. 90, pp. 1022-1031, Jun. 2002.

[2] 秋良 鴻介, 鈴木 敦也, J. T. Asubar, 徳田 博邦, 葛原 正明, 第 62 回応用物理学会 春季学術講演会予稿集, 251(2015)