

強誘電体をゲート絶縁膜としたホウ素ドープダイヤモンド FET 構造の作製(2)

Fabrication of B-doped diamond FET using ferroelectric gate insulator (2)

金沢大¹, 東京理科大², 柄谷 涼太¹, 馬場 一気¹, 吉田 稜¹, 庄司 駿輔¹,
中嶋 宇史², 松本 翼¹, 徳田 規夫¹, 川江 健¹

Kanazawa Univ.¹, Tokyo Univ. of Sci.², Ryota Karaya¹, Ikki Baba¹, Ryo Yoshida¹, Shunsuke Shoji¹,
Takashi Nakajima², Tsubasa Matsumoto¹, Norio Tokuda¹, and Takeshi Kawae¹

E-mail: kawae@ec.t.kanazawa-u.ac.jp

【はじめに】 ダイヤモンドは絶縁破壊電界、熱伝導率などにおいて非常に優れた物性を有することから次世代パワーデバイスへの応用研究が盛んに行われており、これまでに高い on/off 比を有する反転層チャネル MOSFET 構造^[1]等が報告されている。しかし、ダイヤモンドは室温におけるキャリア活性化率が低いため、従来の FET 構造において高いドレイン電流密度を得ることは容易ではない。そこで我々は MISFET 構造のゲート絶縁膜として強誘電体を用いることを提案する。強誘電体は非常に大きな自発分極を持つことから、通常の絶縁体を上回る高濃度なキャリア誘起が期待される。本研究では、有機強誘電体 P(VDF-TrFE)をゲート絶縁膜としたボロンドープダイヤモンド MFSFET の作製と評価を行った。

【実験方法】 MPCVD 法を用いてダイヤモンド(111)基板上に低濃度ボロンドープダイヤモンドを成長させた。その際、大気中に存在するボロンを不純物源とした。その後、真空蒸着法を用いて Au をソース・ドレイン電極として堆積させ、ポストウェットアニールによりダイヤモンド表面の OH 終端化を行った。続いて、スピコート法を用いて膜厚 150 nm の P(VDF-TrFE)を堆積した。最後に、真空蒸着法を用いて Au をゲート電極として堆積させた。

【結果と考察】 Fig.1 に堆積した P(VDF-TrFE)ゲートの P - V 特性を示す。 P - V 曲線は明瞭なヒステリシスループを描いた。これは、ダイヤモンド上の P(VDF-TrFE)が良好な強誘電体として機能していることを示している。Fig.2 にゲート電圧を変化させた際の I_{DS} - V_{DS} 特性を示す。ピンチオフ特性は確認できなかったが、デプレッション型の p チャネル FET 動作を確認した。観測された最大ドレイン電流密度は 0.87 mA/mm であった。これは低濃度ボロンドープダイヤモンドをチャネルとした MESFET^[2]で報告された結果に対しておよそ 10 倍の値である。また、 $V_{DS} = -30$ V における電流 on/off 比は 10^3 倍であった。

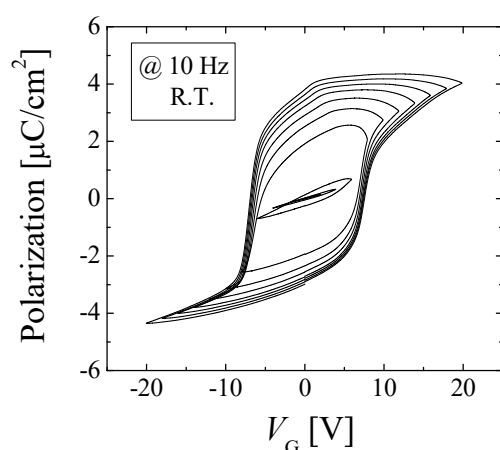


Fig.1 P(VDF-TrFE)ゲート絶縁膜の P - V 特性

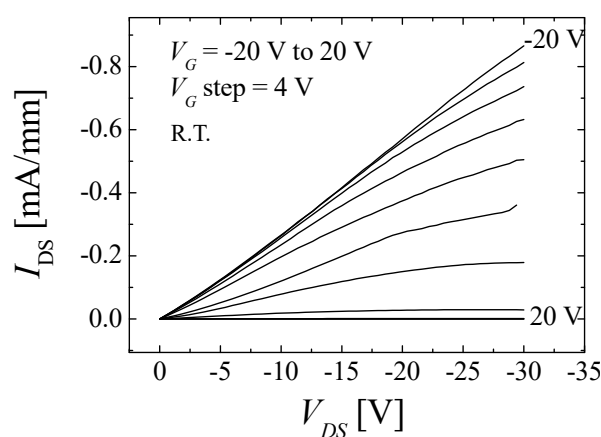


Fig.2 P(VDF-TrFE)をゲート絶縁膜とした
ダイヤモンド MFSFET の I_{DS} - V_{DS} 特性

【参考文献】

- [1] T. Matsumoto *et al.*, Sci. Rep., **6**, 31585 (2016)
- [2] H. Umezawa *et al.*, IEEE Electron Device Lett., **35**, 6910291 (2014)