

## 低温スパッタによる低抵抗 ITO 膜の開発(2)

### Development of Low Resistivity ITO Film Deposited at Low Temperature Sputtering (2)

アルバック ○大野 幸亮, 小林 大士, 高橋 明久, 新井 真, 石橋 暁

ULVAC ○Yukiaki Oono, Motoshi Kobayashi, Hirohisa Takahashi, Makoto Arai  
and Satoru Ishibashi

E-mail: yukiaki\_oono@ulvac.com

#### 【背景】

近年、スマートフォンなどに使用されているタッチセンサーでは静電容量方式が主流となっており、市場のニーズとして「軽量化」、「薄型化」と「高性能化」が求められている。「軽量化」と「薄型化」のために、ディスプレイとタッチセンサー機能を一体化したデバイス構造(On-Cell, In-Cell)が採用されている。しかし、これらのディスプレイはカラーフィルタと TFT を貼り合わせるために接着剤が使用されており、また GF1(カバーガラス+片面 ITO フィルム 2 枚)や GF2(カバーガラス+両面 ITO フィルム 1 枚)と呼ばれるタッチセンサーではガラスより耐熱性の低いフィルムが使用されているためタッチセンサー形成時の成膜温度に制約があるため、静電容量方式のセンサー電極に使用されている ITO 系材料を低温プロセスで低抵抗にすることが重要なキーテクノロジーとなってくる。しかしながら、従来の ITO 成膜では 200°C 以上の高温プロセスが主流であり<sup>[1]</sup>、低温プロセスで良好な電気特性を得ることは非常に難しい。著者らは 2016 年の秋季応用物理学会において成膜時の基板温度を室温以下にすることにより 100°C 以下のアニール処理で ITO 膜が結晶化し、電気特性が改善することについて報告した<sup>[2]</sup>。

しかし、H<sub>2</sub>O 分圧が ITO の結晶化を抑制する要因として知られており<sup>[3]</sup>、本技術の実用化において H<sub>2</sub>O 分圧の影響を把握することは重要である。

#### 【実験方法】

成膜時の基板温度を室温以下とするため、通過型スパッタ装置に非接触式の基板冷却機構を備えた。ITO の膜厚は 50nm、成膜時の H<sub>2</sub>O 分圧を 5.0×10<sup>-5</sup>Pa~1.0×10<sup>-2</sup>Pa 以下、成膜前温度を室温以下で成膜し 120°C 以下の大気アニール処理後の電気特性、表面状態、結晶性を分析した。

#### 【結果】

Fig.1 に ITO 膜の各成膜前温度に対する結晶化温度の H<sub>2</sub>O 分圧依存性を示す。ここで結晶化温度は XRD 分析で結晶性を示し、250μΩcm 以下の抵抗率を示す温度を定義とする。

成膜前温度を低くすることで、H<sub>2</sub>O 分圧に対する結晶化温度が低くなっている。

成膜前温度 25°C の場合は、H<sub>2</sub>O 分圧が高くなることで結晶化温度は上昇し、2.0E-3Pa より大きい場合は、結晶化温度が 160°C より高い。一方、成膜前温度が -16°C の場合は 2.0E-3Pa で結晶化温度が 120°C であり、結晶化温度の低温化が確認された。

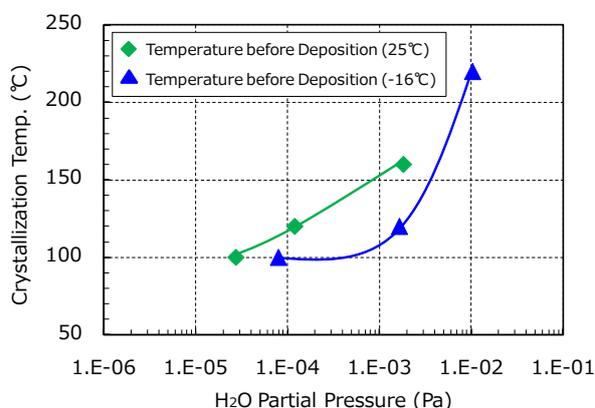


Figure1 H<sub>2</sub>O Partial Pressure Dependence

[1] S. Ishibashi et al, J. Vac. Sci. Technol. A., 8, (3) (1990). 1403-1406

[2] 大野 幸亮ほか、第 77 回応用物理学会秋季学術講演会、2016 年 9 月

[3] S. Ishibashi et al, J. Vac. Sci. Technol. A., 8, (3) (1990). 1399-1402