

リモートプラズマ支援 CVD SiO₂/GaN の界面特性

Interface properties of SiO₂/GaN formed by Remote-plasma-assisted CVD

名大院工¹, 産総研 GaN-OIL² ○グエンズアン チュン^{1,2}, 田岡 紀之², 大田 晃生¹, 山本 泰史^{1,2},
山田 永², 高橋 言緒², 池田 弥央¹, 牧原 克典¹, 清水 三聡², 宮崎 誠一¹

Nagoya Univ.¹, AIST GaN-OIL² ○N. X. Truyen^{1,2}, N. Taoka², A. Ohta¹, T. Yamamoto^{1,2},
H. Yamada², T. Takahashi², M. Ikeda¹, K. Makihara¹, M. Shimizu² and S. Miyazaki¹

E-mail: n_xua@nuee.nagoya-u.ac.jp

序>SiO₂は、バンドギャップが~8.9eV と大きく、絶縁破壊強度(>8MV/cm)が高いことから GaN パワーデバイスにおいてもゲート絶縁膜として有望な材料である。しかしながら、GaN 上への SiO₂の形成は CVD などの堆積によって形成する必要がある[1, 2]。また、SiO₂/GaN 界面構造の設計指針（どの様な堆積プロセス、界面構造が GaN MOS にとって適切であるか）は良くわかっていない。そこで本研究ではリモートプラズマ支援 CVD により SiO₂/GaN 界面を形成し、化学的な構造を調べるとともに MOS キャパシタを作製し、SiO₂/GaN 界面の電気特性を調べた。

実験>エピタキシャル成長した n 型 GaN (0001)表面(不純物濃度 $3.0 \times 10^{16}/\text{cm}^3$ 、膜厚:~2μm)を H₂O:H₂O₂:NH₄OH = 7:3:0.15 の混合液により洗浄した後、4.5%の希釈 HF 溶液に浸漬した。その後、SiH₄ と Ar 希釈 O₂ (Ar:O₂=30:20)を用いたリモートプラズマ支援 CVD により約6nm の SiO₂ 薄膜を堆積した。プラズマは石英管に配置したワンターンコイル状アンテナに 60MHz 高周波電力を供給し、誘導結合により励起・生成した。SiH₄ 流量、基板温度、基板-アンテナ間距離および高周波電力はそれぞれ、0.38sccm、500°C、19cm、10W で一定とした。比較として Si 基板上においても同条件において SiO₂ 膜を堆積した。一部の試料においては、Al ゲート電極および裏面電極を形成し、MOS キャパシタを作製した。

結果>Fig. 1 に Si(111)表面及び GaN(0001)表面上に同時に 6nm の SiO₂ 膜を堆積した場合の表面形状像を示す。基板の違いによる顕著な差は観測されず、表面ラフネスが RMS~0.5nm と比較的平坦な SiO₂ 膜が形成されており、ゲート絶縁膜として、機能すると考えられる。別途行った XPS 分析では、O1s スペクトルにおいて、Si 基板上の SiO₂ に比べて、GaN 基板の場合では低結合エネルギー側に僅かにテールが検出された。このテールは、SiO₂/GaN 界面に僅かに酸素を介した Ga-O-Si 結合に相当する可能性が高い。Fig. 2 に Si 及び GaN MOS キャパシタの 1MHz での容量-電圧(C-V) 特性の結果を示す。比較としてそれぞれの場合における理想 C-V 曲線の計算結果も示す。Si の場合では実測した C-V 曲線は理想 C-V 曲線と大きく異なり、-1V 付近にハンプが見られる。CVD-SiO₂/Si 界面は、一般的に熱酸化 SiO₂/Si と比較して、良い界面形成が困難であることから、本研究においても、同様な結果が得られた可能性がある。一方で、GaN の MOS キャパシタではフラッドバンド電圧から約 0.3V と僅かにずれるものの、理想 C-V 曲線とよく類似した C-V 曲線が得られた。当日は化学結合状態および電気的特性の詳細について講演を行う予定である。

文献>[1] T. Hashizume et al., J. Vac. Sci. Technol. B **21** (2003) 1828.

[2] J. P. Ao et al., phys. stat. sol. c, **8** (2011) 457.

謝辞>本研究の一部は、NEDO の委託により実施された。

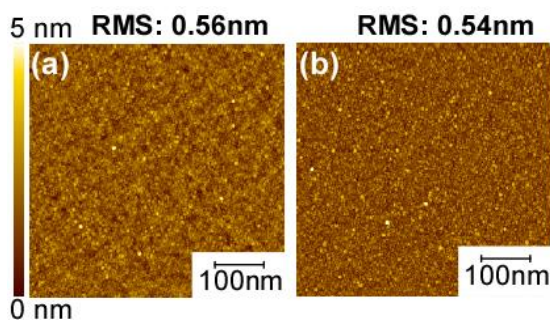


Fig. 1 AFM images of (a) Si(111) and (b) GaN(0001) surfaces taken after deposition of CVD-SiO₂.

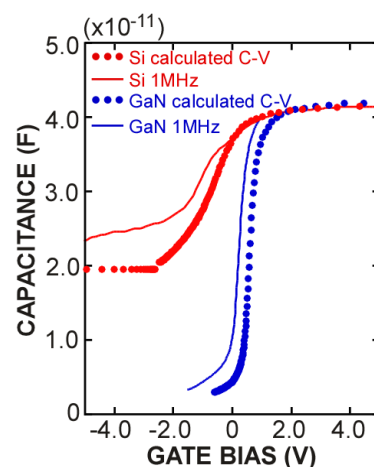


Fig. 2 C-V curves of SiO₂/Si and SiO₂/GaN MOS capacitors measured at 1MHz. Ideal C-V curves of them were also shown as references.