基板バイアス印加スパッタ法による Al-doped ZnO 薄膜の低温成長に関する研究

Low temperature growth of Al-doped ZnO thin films by substrate biased sputtering

¹東海大院工,²東海大学教開研セ,^O譲原 一樹¹, 佐藤 賢太¹, 星野 寛明¹, 沖村 邦雄¹, 安森 偉郎²

¹Graduate School of Engineering, Tokai University, ²Tokai Univ. Ctr. Educ. Res. Dev.

^OKazuki Yuzurihara¹, Kenta Sato¹, Hiroaki Hoshino¹, Kunio Okimura¹ and Yoshio Yasumori²

k.yuzu1004@outlook.jp

透明導電膜である錫添加酸化インジウム (ITO)の代替材料,また透明タッチセンサーなどへの応用に酸化亜鉛 (ZnO)が注目さ れている. ZnO はワイドバンドギャップ Eg = 3.3 eV のため可視光領域で高透過率を有し,Al や Ga ドープによって 10⁴ Ω cm 台 の低抵抗率を示す透明導電膜として応用が進展している.[1] しかし,実用化に向けて基板温度 200℃以下での低温成膜技術が必 要であり,汎用性のあるスパッタ成膜法における低温成長の開発が求められている.本研究では,高周波マグネトロンスパッタ (RFMS)法において基板バイアス印加による基板入射イオンエネルギー制御によって AZO 薄膜の低温成長を試みた.

成膜はセラミックス AZO (Al₂O₃ 2wt%) をターゲットとする 13.56 MHz rf マグネトロンスパッタ成膜装置で行った. 基板には glass (Corning7059,0.7 mmt) を用いた. 基板台として 5×7 cm² の Al (99.9%,2 mmt) プレートを設置し,基板に DC バイアス及び MHz 帯交流バイアスを印加して行った. 基板温度(T_s)は 150 ~ 350℃とした. 成膜条件は Ar ガス圧 0.5 Pa, Ar 流量 50 sccm,タ ーゲット RF パワー200 W,成膜時間を 20 min 一定とした. 基板 DC バイアスは 0 ~ -50 V の間で変化させて成膜を行った. 膜 厚は 150℃、バイアス無しでは 850 nm 程度であり,-30 V では 660 nm 程度へやや減少した.

Fig. 1 より T_s 150℃では ρ は 10² Ωcm 台と高く, 200 ~ 300℃の範囲で 10⁻³ Ωcm 台前半の抵抗率が得られた. AZO では 10⁴ Ωcm 台の抵抗率が報告されているが,本研究で使用したスパッタ装置の磁場強度が 200 G 程度と低いためマグネトロン効果が弱 いと考えられる. 従来の報告に比べて T_s 300℃でホール移動度 μ が 18.7 cm²/Vs と低いことから, 粒界等によるキャリア散乱が大 きいと考えられる. **Fig.2** に示すように, T_sが 150℃一定の時, DC バイアス印加によって ρ は 10⁻³ Ωcm 台へ低下した. バイアス を-10 V 印加時に見られるキャリア密度とホール移動度の増加は結晶成長の促進を示している. 一方, **Fig.3** に示す 150℃における XRD パターンと ZnO(002)に対するロッキングカーブ半値幅 (FWHM)の DC バイアス依存性より, -40 ~ -50 V のバイアス印加時 の半値幅増加は高エネルギーイオン入射による結晶性の劣化及び欠陥生成を示唆している. 欠陥生成より **Fig.2** の-40 ~ -50 V に おけるキャリア密度が増加したと考えられる. 講演では,高周波バイアスを含む AZO 成長へのバイアス効果について報告する.



及い(002)ロッキンク干値 基板バイアス依存性

[1] T. Minami, T. Miyata, T. Yamamoto, and H. Toda ; J. Vac. Sci. Technol. A 18 (2000)1584.