

格子定数整合系 GeSiSn/Ge n-RTD の作製

Fabrication of lattice-matched GeSiSn/Ge electron-tunneling double-barrier resonant tunneling diodes

東京農工大院工¹, 情報通信研究機構²

○羽田一暁¹, 塚本貴広¹, 広瀬信光², 笠松章史², 松井敏明², 須田良幸¹

Tokyo Univ. Agric. Technol.¹, National Institute of Information and Communications Technology²

○K. Haneda¹, T. Tsukamoto¹, N. Hirose², A. Kasamatsu², T. Matsui², Y. Suda¹

Email: t-tsuka@cc.tuat.ac.jp

【はじめに】GeSiSn は組成比により格子定数とバンドギャップを独立に制御可能であるため、格子定数整合系ヘテロ接合による低欠陥な高周波デバイスの実現が期待される。一方で、Si や Ge に対する Sn の固溶度は小さいため、Sn 析出を抑制して平坦性と結晶性を両立した高品質な GeSiSn 薄膜形成技術の開発が不可欠である。これまでに、結晶成長手法としてスパッタエピタキシー法を用いた GeSiSn 薄膜の形成に取り組んできた^[1]。本研究では、格子定数整合系 GeSiSn/Ge ヘテロ接合により構成された n 型共鳴トンネルダイオード (n-RTD) の試作および特性取得を行ったので報告する。

【実験方法】スパッタエピタキシー法により Fig.1 に示す Ge_{0.65}Si_{0.27}Sn_{0.08} を障壁層とした GeSiSn/Ge n-RTD 素子を作製した。成膜温度は 300℃とし、平坦性及び GeSiSn と Ge の格子定数整合は原子間力顕微鏡 (AFM) と X 線回析法 (XRD) により評価した。Ge 量子井戸層の膜厚を 1.1 nm から 2.0 nm の間で変化させ、n-RTD の素子特性の取得を行った。

【実験結果】Fig.1 に示す GeSiSn/Ge 積層構造を形成し、AFM による表面形状観察を行った。RTD 素子表面において Sn 析出は確認されず、RMS 値はおよそ 0.2 nm と平坦であることがわかった。また、XRD 逆格子マッピングにより、GeSiSn 薄膜と Ge 基板の格子定数整合を確認した。作製した RTD の素子特性を Fig.2 に示す。およそ 0.7 V の印加電圧において電流密度の急激な減少が観察され、GeSiSn/Ge RTD において微分負性抵抗の取得に成功した。Ge 量子井戸の井戸幅と共鳴電圧の関係を Fig.3 に示す。井戸幅が狭くなるにつれて Ge 量子井戸における離散化エネルギー準位が上昇し、共鳴電圧が高電圧側にシフトする傾向を得た。これらの結果より、本研究で作製した格子定数整合系 GeSiSn/Ge ヘテロ接合デバイスにおいて、良好な RTD 素子特性の取得に成功した。

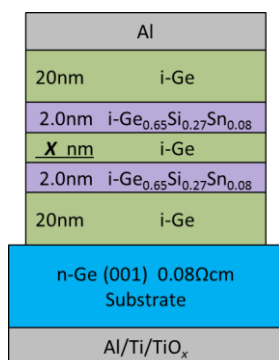


Fig.1 Device structure of fabricated n-RTD.

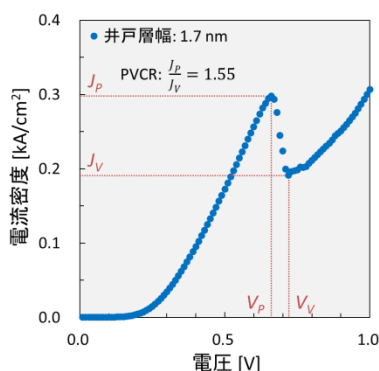


Fig.2 J - V curve obtained from proposed GeSiSn/Ge n-RTDs.

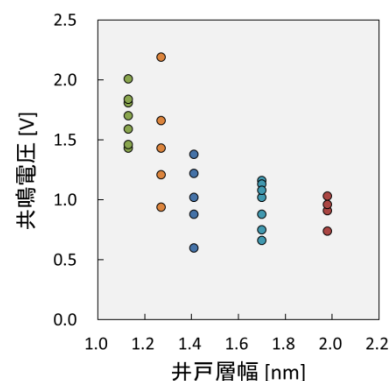


Fig.3 Relationship between resonance voltage and thicknesses of Ge quantum well.

【謝辞】本研究は JSPS 科研費 16K18076 及び総務省 SCOPE(165103005)の委託を受けたものです。また、本研究の一部は情報通信研究機構先端 ICT デバイスラボで実施された。

[1] 羽田一暁, 塚本貴広, 広瀬信光, 笠松章史, 三村高志, 松井敏明, 須田良幸, 第 63 回応用物理学会春季学術講演会, 21p-P9-3 (2016).