有機薄膜トランジスタの高速時間発展ゲート変調イメージング

Fast Time-Resolved Gate-Modulation Imaging of Organic Thin-Film Transistors

産総研[1], 筑波大数物[2], 東大工[3] ○松岡悟志[1,2], 堤潤也[1], 鎌田俊英[1,2], 長谷川達生[1,3]

AIST[1], U. Tsukuba[2], U. Tokyo[3]

○Satoshi Matsuoka[1,2], Jun'ya Tsutsumi[1], Toshihide Kamata[1,2], Tatsuo Hasegawa[1,3]

E-mail: matsuoka-s@aist.go.jp

有機薄膜トランジスタの特性は、チャネルを構成する有機半導体薄膜層内に存在する結晶グレイン境界やトラップに大きく影響されるが、これらが空間的に分布したチャネルの中で、キャリアが具体的にどのような経路・機構で伝播していくのかを明らかにした例はない。我々は、このような課題に取り組むため、半導体チャネル内をキャリアが伝播していく過渡的な様子を光学イメージの連続スナップショットとして撮像する時間発展ゲート変調イメージング（TR-GMI、Time-Resolved Gate-Modulation Imaging）法の開発を進めている。前回、パルス LED 光源のパルス幅（3 μs）をシャッターとして用いた測定について報告したが、グレイン境界のキャリア輸送を捉えるには時間分解能が十分ではなかった。今回、高速の電子シャッター動作（ns オーダー）が可能なイメージインテンシファイア（I.I.、Image Intensifier）の導入により、パルス LED 光源のパルス幅と比べ大幅な時間分解能の向上に成功したので報告する。

図 1 に構築した測定セットアップの模式図を示す。I.I.ユニットを CMOS カメラ手前に設置し、これを用いて測定タイミングと露光時間を制御した。図 2 に、本装置を用いて多結晶ペンタセン薄膜トランジスタについて得られた TR-GMI 像を示す。測定では、ソース電極を接地しドレイン電極を電気的に浮かせた状態として、ゲート電極に−40 V の電圧を印加した。I.I.の露光時間（時間分解能）は 300 ns とした。時間分解能の向上により、ゲート電圧を印加後、ソース電極近傍からドレイン電極方向に向かって、キャリア蓄積に対応した青色の濃い領域が徐々にチャネル内に形成されていく様子を明瞭に捉えることができた。ここで GMI 像の青色と赤色の部分は、それぞれキャリア密度の高い領域と低い領域（ゲート電界がチャネル内に漏れ出た領域）に対応しており、図 2(a) に示したグレイン形状との明らかな相関が見られている。講演では、これらグレイン内・グレイン境界領域におけるキャリア蓄積の時間発展について詳細に議論する。

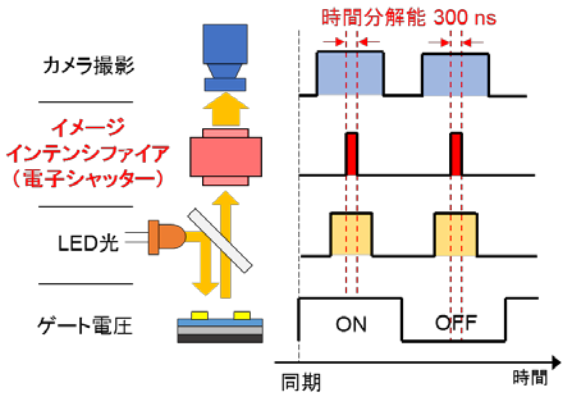

図 1. 測定セットアップの模式図。

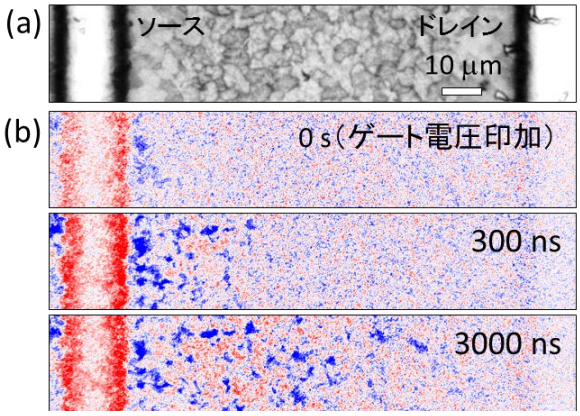

図 2. ペンタセン薄膜の(a)光学像と(b)TR-GMI 像。

© 2017年 応用物理学会