

Ga-Sn-O 薄膜をシナプスに用いたニューラルネットワーク

Neural Network using Ga-Sn-O Thin Films as Synapse Devices

龍谷大理工¹, 奈良先端大情報科² ○(B)生島恵典¹, (M2)古我 祐貴¹, (B)堀 賢将¹,
松田 時宜¹, 木村睦^{1, 2}, 亀田 友哉², 中島 康彦²

Ryukoku Univ.¹, NAIST², Keisuke Ikushima¹, Yuki Koga¹, Toshimasa Hori¹,
Tokiyoshi Matsuda¹, Mutsumi Kimura¹, Tomoya Kameda², Yasuhiko Nakashima²

E-mail: t130103@mail.ryukoku.ac.jp

目的

ニューラルネットワークとは、人間の脳を基とした情報処理モデルのことであり、自己組成化機能、自己学習機能、並列分散計算機能、ロバスト性などの特徴を持っている。本研究では、ニューラルネットワークの大規模化を想定して、処理速度や電力消費が優れているハードウェアを用いての研究を行った。問題となる高集積化に対しては、微細加工が可能であり、低温プロセスであるため安価で作製できる酸化物半導体を用いることとした。酸化物半導体は印刷加工が可能であるため、積層構造を作成することが可能である。将来的には CPU などと同等の規模の集積回路の実現を目標とする。低コストで伝導性を持つ酸化スズ(SnO_2)に注目した。Sn は In と基底状態での電子配置が近い軌道を持つため、Sn は In の代替材料となりうる可能性がある。ここではシナプスに、今後新規酸化物半導体として期待される GaSnO(GTO)薄膜を用いたニューラルネットワークを提案する。

プレーナ型シナプス

GTO 薄膜を用いたプレーナ型シナプスを作成した。プレーナ型基板は、作成時に基板に凹凸が発生しないため印刷加工が可能であり、積層構造をとることができる。図 1 にプレーナ型シナプスの構造を示す。

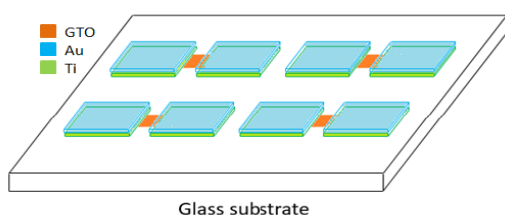


図1 プレーナ型シナプスの構造

まずシナプスとして使用できるか確認した。電流値の変化を測定するために電圧連続印加実験を行った。測定条件として、電極に 3.3V を印加し、印加時間は 3600 秒とする。図 2 の測定結果より電流値の変化を確認できた。これを結合強度の変化と捉えることによりシナプスとして使用可能だと確認できた。

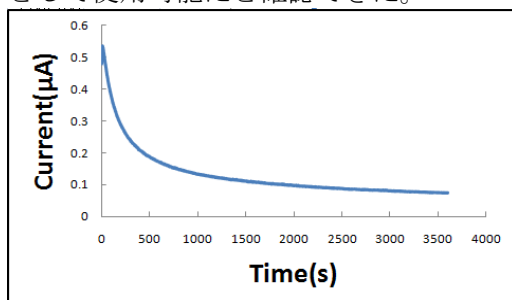


図2 プレーナ型シナプスの測定結果

クロスポイント型シナプス

電極が交差しているところがシナプスとなる。作製したシナプスの構造を図 3 に示す。測定条件は 1 つの電極に 3.3V、他の電極に 0V を印加する。印加時間は 3600 秒である。測定結果を図 4 に示す。この結果により電流値の変化を確認することができた。この電流値の変化を結合強度の変化と捉えることによりシナプスとして使用可能であることを確認した。

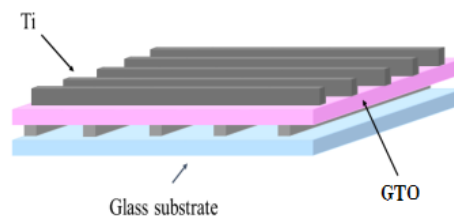


図3 クロスポイント型シナプスの構造

クロスポイント型シナプスは、1 枚のガラス基板上に 6400 個のシナプスを作製可能である。そのため高集積化に期待でき、安価に多数のシナプスが作製できる点で優れている。

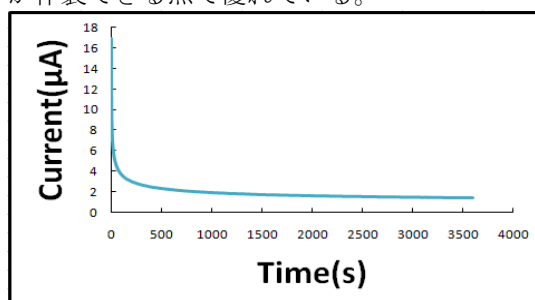


図4 クロスポイント型シナプスの測定結果