

Si/SiO₂/GaN-LED 基板を用いたモノリシック型 CMOS/LED 混載集積回路の作製

Fabrication of CMOS/LED-mixed monolithic integrated circuits using Si/SiO₂/GaN-LED substrate

豊技大工¹, EIIRIS², 中川 翔太¹, 土山 和晃¹, 宇都宮 脩¹, 山根 啓輔¹, 関口 寛人¹, 岡田 浩^{2,1}, 若原 昭浩^{1,2}

Toyohashi Univ. Tech.¹, Electronics-Inspired Interdisciplinary Research Institute (EIIRIS)²,

S.Nakagawa¹, K.Tsuchiyama¹, S. Utsunomiya¹, K.Yamane¹, H. Sekiguchi¹, H. Okada^{2,1}, A. Wakahara^{1,2}

E-mail: Nakagawa-s@int.ee.tut.ac.jp, wakahara@ee.tut.ac.jp

近年, Si-LSI 技術における微細化限界の問題に端を発して, MEMS や発光素子等との異種デバイス融合による新機能の発現が注目を集めている。その手法の一つであるモノリシック技術は, LSI と発光素子等を単一チップ内へ一貫形成することにより, 高集積化が可能であることから有望な技術といえる。そこで我々は Si-LSI と発光素子を自在に組み合わせるため, Si/SiO₂/GaN-LED 基板を用いたモノリシック集積技術を提案している^[1]。本研究では Si/SiO₂/GaN-LED 基板を用いた Si-CMOS および GaN-μLED, またそれらによって構成されたインバータ回路による動作検証を行った。

Fig.1 に示す Si/SiO₂/GaN-LED 基板は表面活性化ウェハ接合を用いて作製された^[2]。本構造では, GaN-LED 上に層間絶縁膜として堆積した SiO₂ と集積回路を形成するトップ Si 層との界面が接合面となっている。また, デバイス作製工程中の熱応力による Si 層への線欠陥の発生を防ぐため, トップ Si 層の膜厚は 340 nm とした。CMOS 回路の作製プロセスとしては(1)ラッチアップ対策としてトレンチ構造を導入, (2)InGaN-LED 活性層への熱履歴低減のためフィールド酸化膜を減圧 CVD により形成し, n-well をイオン注入のみで形成すると共に不純物拡散を全熱工程で満たすよう設計した。ゲート酸化膜形成は, 900°C, 14 min のウェット酸化により行い, ゲート電極は減圧 CVD による poly-Si ゲートを採用した。p 型, n 型 MOSFET のソース/ドレイン形成はイオン注入により行い, イオン注入後の活性化アニールを一括で行うことで熱履歴を低減した。CMOS 回路形成後に GaN-μLED を形成することで, CMOS 層との相互汚染を抑制した。GaN-μLED 作製に関しては標準的な LED プロセスを用いており, LED のサイズは 30 μmφである。LED の n 型電極, p 型電極にはそれぞれ Ti/Al/Ti/Au, Ni/Ag/Ni を用いた。LED 形成後, 各 CMOS, LED 部へのコンタクトホールを形成し, Al-Si スパッタリングにより金属配線を形成した。

p 型, n 型 MOSFET の I_D-V_{GS} 特性では, オフ状態におけるドレイン電流が 10⁻¹¹ A と良好な結果が得られた。Fig.2(a)に試作した CMOS インバータの動特性評価に用いた回路図を示す。Fig.2(b)に試作チップ内の GaN-μLED からの発光を示す。CMOS 回路の作製プロセスによる熱工程の条件下では, GaN-μLED の発光が可能であることが示せた。Fig.2(c)は 1 kHz のパルス電圧印加を行った場合の入出力特性を示す。インバータにおける標準的な入出力特性が確認できた。以上の結果から Si/SiO₂/GaN-LED 基板を用いたモノリシック型 CMOS/LED 混載集積回路の構成が可能であることが示された。

参考文献

[1] K.Tsuchiyama et al., *Jpn. J. Appl. Phys* **55**, 05FL01 (2016).

[2] K. Tsuchiyama et al., *Appl. Phys. Express* **9** (2016) 104101.

謝辞:本研究で用いた SOI 基板は信越化学工業株式会社より提供していただいた。

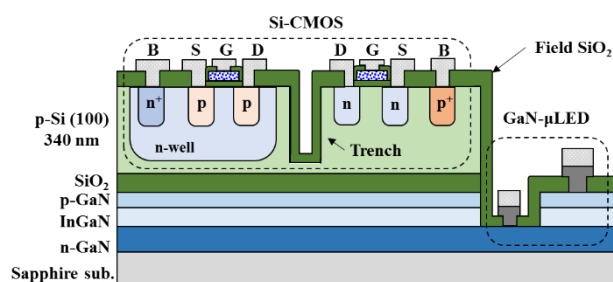


Fig.1 Si/SiO₂/GaN-LED 基板を用いた Si-CMOS および GaN-μLED の構造図(金属配線は省略)

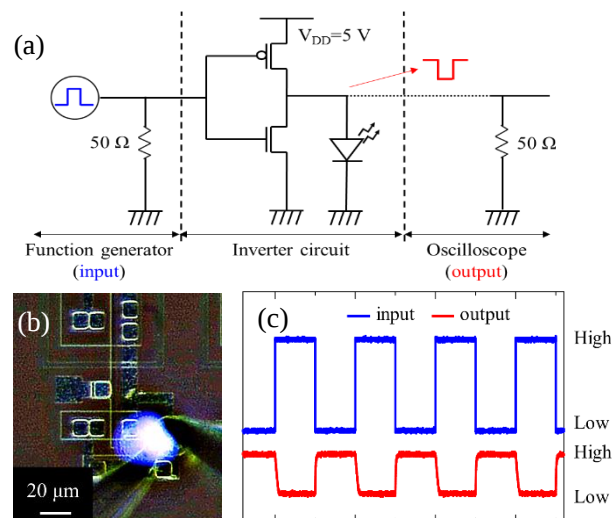


Fig.2 (a) Si-CMOS インバータと GaN-μLED により構成した基本回路, (b) GaN-μLED の発光状態 (c) Si-CMOS インバータの入力に対する出力 (1 kHz)