

シリコン神経ネットワークとその課題

Challenges in Silicon Neuronal Networks

○河野 崇¹ (1. 東大生研)

○Takashi Kohno¹ (1.IIS, Univ. Tokyo)

E-mail: kohno@sat.t.u-tokyo.ac.jp

シリコン神経ネットワークは、脳神経系の電気生理学的活動を神経細胞レベルで模倣した電子回路であり、脳神経系に近い原理で動作する新しい情報処理システムの基盤技術として期待されている。脳神経系の生理学的機能、解剖学的構造を参考にして考案された人工ニューラルネットワークと異なり、脳神経系と同等の情報表現を持つ互換性の高いシステムを目指している。このため、脳神経系に近い自律的、適応的でロバストな情報処理を超低消費電力で実行できるだけでなく、脳との情報共有、コミュニケーションを言語を介さずシームレスに行うことができ、脳神経系を補綴する医療デバイスへも応用できる次世代人工知能の中核技術となりうると考えられている。この技術の確立には、脳神経系における情報処理原理の解明と電気生理学的特性を効率的に模倣できる電子回路技術の開発とが必要である。

前者に関して、脳神経系の細胞レベルでの基本要素である神経細胞やシナプスの電気的生理学的特性はこの60年で解明が進んできた。また、fMRIなどの撮像技術の進歩により、脳の各領域で行われている情報処理についても明らかになりつつある。神経細胞などの電気的活動が情報を表現し、情報処理に寄与するメカニズムには未知な点が多いが、脳神経系の細胞間の詳細な接続情報（コネクトーム）を明らかにする研究が進んでおり、膜電位感受性色素などの発達により得られる高時間分解能の神経活動データとあわせて、近い将来手がかりが得られると期待されている。また、非線形振動子などの定性的神経モデルを用いた理論研究もこれらの研究を加速している。

後者に関して、ここ25年ほどの間に、MOSトランジスタのサブスレッショルド領域を用いて神経細胞やシナプスの電気的活動を超低消費電力で模倣する研究が進んでいる。しかし、低消費電力化や高集積化の難易度が、実装する神経モデルの複雑さに大きく依存するため、この技術のさらなる成熟には、上記の情報処理メカニズムの解明が重要である。また、学習の基盤であるシナプス可塑性を模倣するためには、神経細胞の電気的活動に依存して変動するシナプス伝達効率のためのメモリ素子が重要である。大脳皮質においてシナプスは神経細胞の約1万倍存在すると言われているため、このメモリ素子には実装面積が特に小さいだけでなく極低消費電力であることが求められる。シナプス回路のコンダクタンスは1ピコから1ナノシーメンス程度である必要があり、抵抗変化型メモリ素子の場合、コンダクタンスもこれと同程度であることが期待されている。シナプス伝達効率の更新頻度は数百回/秒を超えることはないため、メモリ素子の抵抗値はミリ秒オーダーで更新できれば充分であると考えらる。また、シナプス伝達効率の分解能やダイナミックレンジについては、5状態しかないという説を含め諸説あり、完全には明らかになっていない。人工ニューラルネットワークがチューリングマシンの能力を超えるためにはシナプス荷重が実数値をとれる必要があることが知られているため、シリコン神経ネットワークにおいてもなるべく高分解能のメモリを用いたいという要望があり、現在のシリコン神経ネットワーク回路では約5から8ビット程度のメモリが使用されることが多い。今後の実験及び理論脳科学の研究により、メモリ素子に必要とされる分解能やダイナミックレンジが明らかになることが期待される。