

## InP 基板上 II-VI 族半導体光デバイスに向けた n 側電流注入構造の検討

### Investigation of n-side current injection structures for II-VI compound semiconductor optical devices on InP substrates

上智大学理工 石井健太、小林亮平、天春良祐、岸野克巳、野村一郎

Sophia Univ., Kenta Ishii, Ryohei Kobayashi, Ryosuke Amagasu

Katsumi Kishino, Ichirou Nomura

E-mail: i-nomura@sophia.ac.jp

**研究背景:** 我々はこれまで InP 基板上 II-VI 族半導体による光デバイスの研究を行っているが、その中の課題の一つとして高い順向電圧が上げられる。例えば、緑色発光デバイスにおける立ち上がり電圧は約 9V であり、素子特性向上に向けた低電圧化が求められる。これまでも電極抵抗の低減など改善を図ってきたが、ここでは n 側の電流注入構造について検討したので報告する。

**結果と考察:** これまで検討してきたデバイスの n 側は n-InP/n-InGaAs/n-ZnCdSe の上に n-MgSe/ZnCdSe 超格子クラッド層を積層した構造としていた。そこでこの n 側部分の電気特性を調べるために、発光デバイスの n 側構造のみの素子を作製し評価した。素子構造を図 1 に示す。比較のために n-MgSe/ZnCdSe 超格子を n-MgZnCdSe 混晶に置き換えた素子も用意した。素子は (100)InP 基板上にダブルチャンバー MBE 法を用いて作製した。素子の室温での電流電圧特性を図 2 に示す。ここで、順方向は成長層側を正、基板側を負とした。超格子と混晶のどちらの素子においても、立ち上がり電圧が約 2V 程度のショットキー性が見られ、これが発光デバイスでの高順向電圧の原因の一つであることが分かった。これは、n-ZnCdSe 層と n-MgSe/ZnCdSe 超格子 (又は n-MgZnCdSe) クラッド層との間にあるヘテロ障壁によるものと考えられる。また、クラッド層を超格子から混晶に変えることで立ち上がり電圧が低下し、微分抵抗率は  $1.43 \times 10^{-3}$  から  $2.78 \times 10^{-4} \Omega \cdot \text{cm}^2$  に低減した。

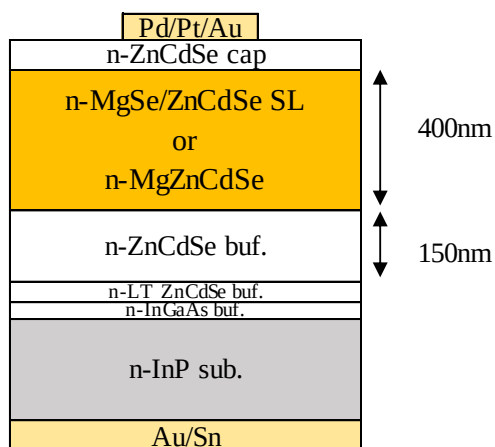


図1 n側素子の構造

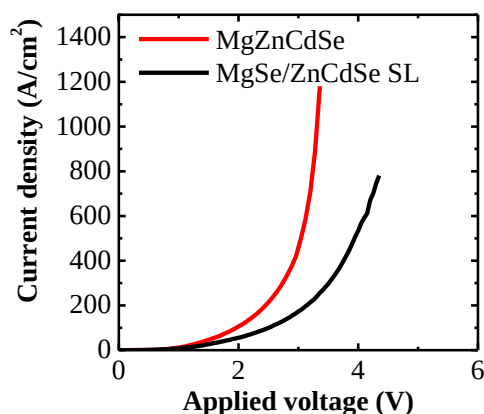


図2 n側素子の電流電圧特性

**謝辞:** 本研究は、文科省科研費基盤 C(#26420279) の援助を得て行われた。