

高温プロセスで形成するバイオプローブのための2段階 Poly-Si TSV 構造

Two-step Poly-Si through-silicon via for high-temperature process of bioprobe

○安井大貴、山際翔太、久保寛、井戸川稔之介、久保田吉博、河野剛士

○Taiki Yasui, Shota Yamagiwa, Hiroshi Kubo, Shinnosuke Idogawa, Yoshihiro Kubota, Takeshi

Kawano

E-mail: yasui-t@int.ee.tut.ac.jp

近年、脳神経科学、さらには医療に応用される神経電極が注目されている。私達は、神経電極の重要な課題であった電極刺入に伴う侵襲性を vapor-liquid-solid (VLS) 成長による直径 $\sim 5 \mu\text{m}$ の世界で最も細い Si プローブ電極を実現することで解決してきた。また、これまでに基板裏面に外部出力電極がある単一の Si プローブモジュールブロック ($1 \text{ mm} \times 1 \text{ mm}$) を提案してきたが、今後は多チャンネル計測およびこれにより実現できる脳・神経細胞の高空間分解能計測が望まれる。

そこで、本研究では、Si プローブの多チャンネル化および高密度化を目的として掲げ、Poly-Si を材料とする TSV 構造を提案する。この TSV 構造とは Si 半導体基板内に配線を垂直に貫通させた構造である。しかし、既存の TSV の配線材料が金属であるため VLS 成長 (700°C) を行えない問題があった。提案する TSV は、VLS 成長によって基板表面に堆積する Poly-Si を配線材料に用いる全く新しい構造で、先の問題を解決できる。本研究では、Poly-Si TSV 構造の設計、TSV 構造の形成、TSV の電流-電圧特性と TSV 基板上へ Si プローブ電極の形成に関して報告する。

新しく提案する Poly-Si TSV 構造は、2段階の RIE により形成した“2ステップ TSV (two-step TSV)”貫通孔の Si 基板表面、貫通孔内壁、基板裏面に対し、低抵抗 Poly-Si を連続的に堆積することで TSV の電気的導電性を得る。はじめに、Si 基板の表面と裏面から直径の違う穴を Deep-RIE を用いて形成した。次に貫通孔が空いた Si 基板上への VLS 成長による Si プローブの形成、同時に Poly-Si TSV 構造の形成を行った。その結果、SEM による断面観察で貫通孔内壁に連続して平均厚さ約 $0.6 \mu\text{m}$ の Poly-Si の堆積、表面の貫通孔の塞がり確認できた。また、直径 $2.5 \mu\text{m}$ 、長さ $214 \mu\text{m}$ 、プローブ間隔 $120 \mu\text{m}$ 以下の 3×4 の Si プローブアレイを $1 \text{ mm} \times 1 \text{ mm}$ のブロックモジュール内に形成した。形成した Poly-Si TSV の抵抗は $6 \text{ k}\Omega$ を示し、基板表面-裏面間の導通を確認できた。これらのことから、提案する Poly-Si TSV 構造の形成に成功したといえる。

本研究で得られた成果は、提案する凸型 Poly-Si TSV 構造による高密度 VLS プローブアレイブロックモジュールの実現性を示唆するものである。

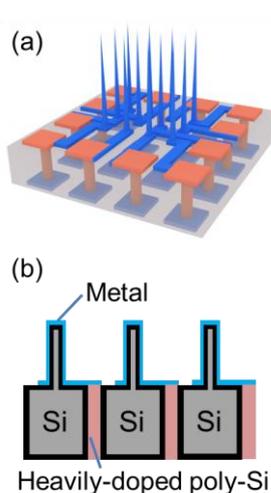


Fig. 1 提案するデバイスと two-step Poly-Si TSV の断面図。

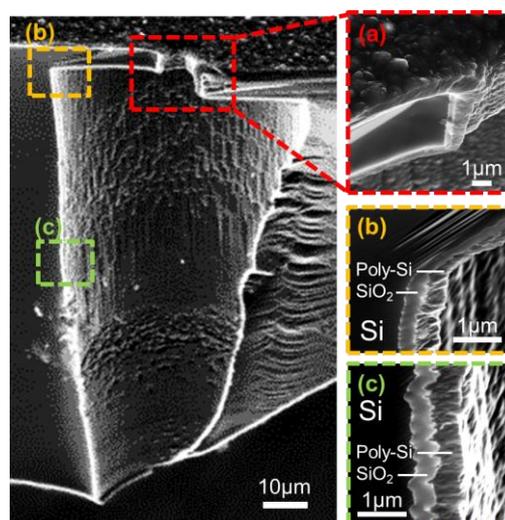


Fig. 2 Two-step Poly-Si TSV の断面 SEM.

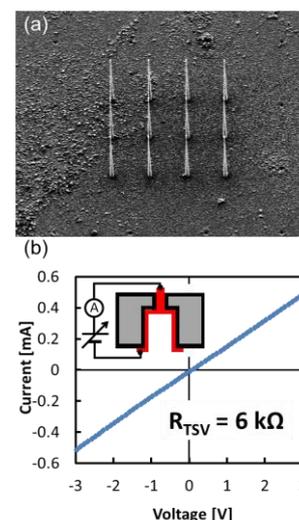


Fig. 3 製作したプローブアレイの SEM 像と TSV の電気特性。