

## 微細半導体プロセスにおける宇宙空間シングルイベント耐性強化技術の検討 (2)

### A Study on Single Event Mitigation Techniques for Nano-Scale Semiconductor Devices

(東京工業大学<sup>1</sup>, 宇宙航空研究開発機構<sup>2</sup>) ○(D)丸 明史<sup>1,2</sup>, 松田 晃史<sup>1</sup>, 吉本 護<sup>1</sup>

(Tokyo Institute of Technology<sup>1</sup>, JAXA<sup>2</sup>) ○Akifumi Maru<sup>1,2</sup>, Akifumi Matsuda<sup>1</sup>, Mamoru Yoshimoto<sup>2</sup>

E-mail: maru.a.ab@m.titech.ac.jp

近年、取り扱う宇宙開発ミッションの高度化に伴い、衛星等の宇宙機ではより高機能な電子機器が必要とされており、使用される半導体素子に対しても、一般民生用部品で適用されている最先端技術に匹敵する微細化が必要とされ始めている。宇宙空間で使用する部品は地上で使用する部品とは大きく使用環境が異なり、特に大きく異なるのが放射線環境である。特に微細プロセスにおいては単発の放射線入射による複数トランジスタでの電荷収集(チャージシェアリング)の影響により、放射線による影響が非常に顕著になり、これまで有効とされてきた耐放射線回路が必ずしも有効で無くなることはこれまで数多くの研究結果から明らかになっている[1][2]。

前回の報告[3]では2次元デバイスシミュレータを用いた正確なチャージシェアリング影響範囲の見積もり手法について提案した(Fig.1)。デバイスシミュレータ上で構成したシンプルなラッチメモリ回路における放射線起因で発生した電荷のドリフト・拡散および再結合の時間変化シミュレーションを行うことで、シングルイベントの発生とラッチメモリ回路動作の同時シミュレーションを実現し、チャージシェアリング影響範囲の見積もりが可能となることを示した。前回報告結果を発展させ、今回は実デバイスの実験結果と本研究におけるシミュレーションモデルを用いたシミュレーション結果の比較を行い、モデルの妥当性について検証した。また、放射線の入射角度のチャージシェアリングへの影響についても検討した。

#### References

- [1] A. Maru et al., IEEE Trans. Nucl. Sci. 57 (6)(2010) 3602-08
- [2] M.P. Baze et al., IEEE Trans. Nucl. Sci.55(6)(2008) 3295-01
- [3] 丸ほか、2018年春季応物学会・講演予稿集(18p-F202-15)

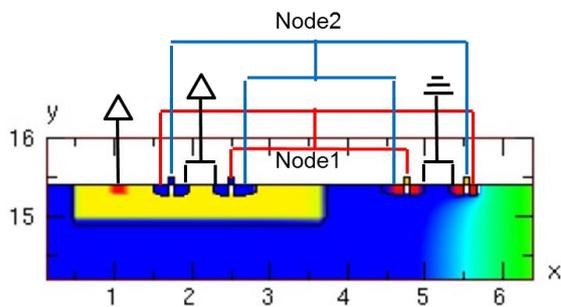


Fig.1 Latch circuits composed on device simulator.

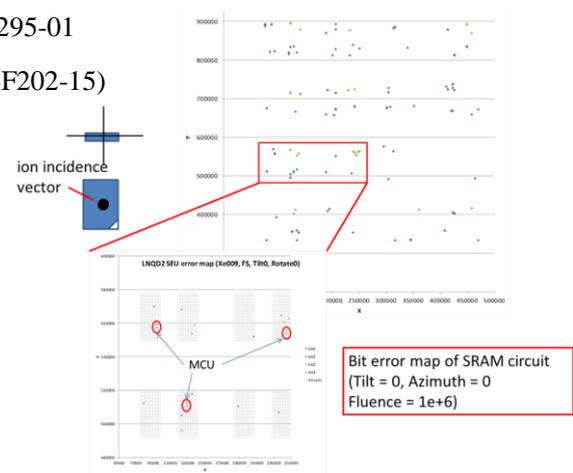


Fig.2 Experimental results of single event testing for 65nm latch SRAM circuits.