XPS を用いた GaN エピ層表面および界面における Ga 酸化層の評価

Evaluation of Ga-oxide layers on GaN layer surface and MOS interface by XPS

富士電機　○松山 秀昭、上野 勝典、高島 信也、田中 亮、森 大輔、須田 裕貴、江戸 雅晴

Fuji Electric, ○Hideaki Matsuyama, Katsunori Ueno, Shinya Takashima, Ryo Tanaka, Daisuke Mori , Hirotaka Suda, and Masaharu Edo

E-mail: matsuyama-hideaki@fujielectric.com

１．はじめに　パワーデバイスを目指した SiO_2/GaN-MOSFET の試作でノーマリオフ出力特性や 100cm^2/Vs を超える移動度を得ており、移動度と界面層の厚さが関係することを報告した[1]。また、STEM 観察より界面層は Ga, O リッチな極薄の GaO_x 層であった[2]。各作製プロセスが GaO_x 層の形成へ与える影響を重要となる。今回は各プロセスにおけて形成される GaO_x 層の厚さを光電子分光分析 XPS により調べた。

２．実験方法　c 面 n-GaN 基板上に MOCVD によりエピ成長した GaN 層(4um、Nd=2E+16cm^{-3})を用いて、酸洗浄(BHF、HCl)、SiO_2絶縁膜の形成、熱処理などの工程を行った。SiO_2膜は TEOS と酸素ガスからプラズマ CVD により 1 nm 堆積し、熱処理は N_2 中で 500～900℃とした。XPS により $Ga_{2p2/3}$ や N_{1s} ピークを測定した。N_{1s} ピークを結合エネルギーの基準とし、$Ga_{2p2/3}$ ピークを Ga-N 成分と Ga-O 成分に波形分離した。これらの成分の積分強度比 I_{Ga-O}/I_{Ga-N} から GaO_x 層の厚さ d を下式で算出した。ここで、GaO_x 層中の電子脱出深さを λ_{GaO}=1.74nm と仮定し、α =1.21 とした[3]。

$$d = [\lambda_{GaO} \cos\theta] \times \ln[\alpha (I_{Ga-O}/I_{Ga-N}) + 1]$$

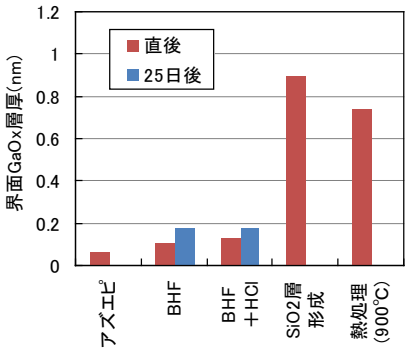


Fig.1 Relation between GaO_x interface layers thickness and each process

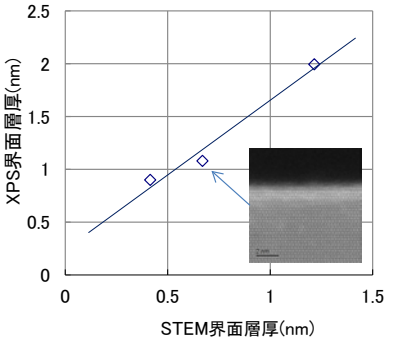


Fig.2 GaO_x interface layers thicness measured by XPS and STEM

３．結果　各工程における GaO_x 層の厚さを図１に示す。GaN エピ表面には 0.07nm の GaO_x 層が観測され、表面 Ga 原子の約 30%が酸化していた。BHF や HCl 酸処理では GaO_x 層を除去できず、放置(25 日)すると 50%ほど厚くなった。SiO_2 膜の形成後は層厚が 0.9nm と大きく増加し、熱処理(900℃)による増加は観測されなかった。以上より SiO_2 膜の形成工程が最も酸化の影響が大きいことがわかった。GaO_x 層厚を STEM で観察した SiO_2/GaN 界面の厚さと比較するとおおむね一致した(図２)。Y 切片(0.24nm)については酸素が結合した GaN 表面の第 1 層目 Ga を STEM では観察できないと考えられる。

謝辞：本研究の一部は総合科学技術・イノベーション会議の SIP（戦略的イノベーション創造プログラム)「次世代パワーエレクトロニクス」(管理法人：NEDO) によって実施された。また、SiO_2 膜の形成に関してご協力いただいた山梨大）中川先生に感謝する。

参考文献：[1]上野等, 第 65 回応物学会春季, (2018), 19p-C302-1. [2]松山等, 第 77 回応物学会秋季, (2016), 14a-P6-18. [3]Seah and Dench, Surf. Interface Annual, 1, (1979), 2.

© 2018年 応用物理学会