

SAM ゲート絶縁膜を用いた MoS₂ FET のチャネル移動度への影響

Impact of SAM Gate Dielectric on Mobility in MoS₂ FET with Gated Four-Probe Method

東工大量子ナノ研 ○川那子高暢, 大場智明, 小田俊理

Tokyo Tech. QNERC °T. Kawanago, T. Oba, S. Oda

E-mail: kawanago.t.ab@m.titech.ac.jp

【はじめに】自己組織化単分子膜(Self-Assembled Monolayer: SAM)は、固体表面上に有機分子が自発的に集合して形成される、緻密かつ配向が揃った分子層 1 層分の結晶膜である。未結合手が無い 2 次元結晶膜の SAM を電界効果トランジスタ(FET)のゲート絶縁膜に用いることで、界面の構造欠陥、化学反応や原子拡散といった問題を一気に解決し、優れた界面特性を実現できる[1]。本研究では高濃度 Si 基板を用い、層状半導体材料である二硫化モリブデン(MoS₂)をチャネル層とする FET を作製し[2]、SAM による界面特性改善とチャネル移動度の関係を実験的に評価した。

【実験方法】高濃度 Si 基板上に熱酸化によって SiO₂ を 16nm 形成し、RF スパッタによって酸化アルミニウム(AlO_x)を 5nm 堆積した。続いて、lift-off プロセスによって Au(40nm)/Al(10nm)の source/drain コンタクトとチャネルポテンシャル測定用の電圧プローブを作製した。Al は Au と SiO₂ との密着層として用いた。次に、酸素プラズマ(プラズマパワー 300 W、真空度 300 mTorr、酸素流量 100 sccm、照射時間 10 min)を基板に照射し、AlO_x 表面にヒドロキシル基を形成した。続いて、SAM(オクタデシルホスホン酸:ODPA)を 2-プロパノールに 5mM 溶かした溶液に基板を 3 時間浸漬し、SAM を HfO_x 上に形成した[1]。浸漬後に、2-プロパノールで基板を洗浄し、窒素ブローを行った後、窒素雰囲気中 100 °C、30 分間の熱処理を行った。次に、MoS₂ を剥離法によって、基板上に転写した。PDMS を用いる事で、MoS₂ をパターニングした基板上に転写した[1]。最後に、窒素(N₂)雰囲気中、150 °C、30 分間の熱処理を行った。

【実験結果】図 1 に、作製した MoS₂ FET の I_d-V_g 特性を示す。SAM を形成することで、I_d-V_g 特性のヒステリシスを抑制し、良好な界面特性が実現できていることが分かる。図 2 にゲート付き 4 端子法によるチャネル移動度を示す[3]。SAM を形成することで、チャネル移動度が大きく改善されており、図 1 に示したヒステリシスの結果とよく一致する。詳細は当日報告する。

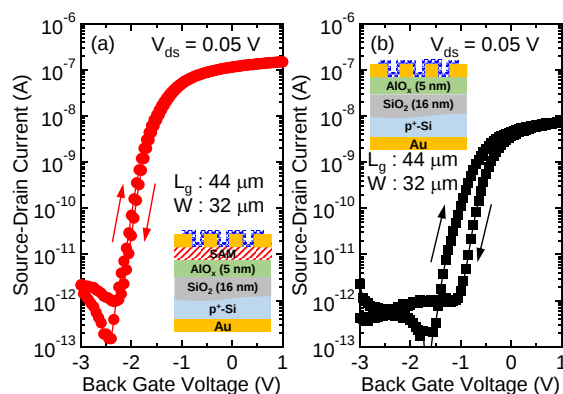


Fig.1 Impact of SAM on I_d - V_g characteristics in MoS₂ nFETs with gated-four-probe method.

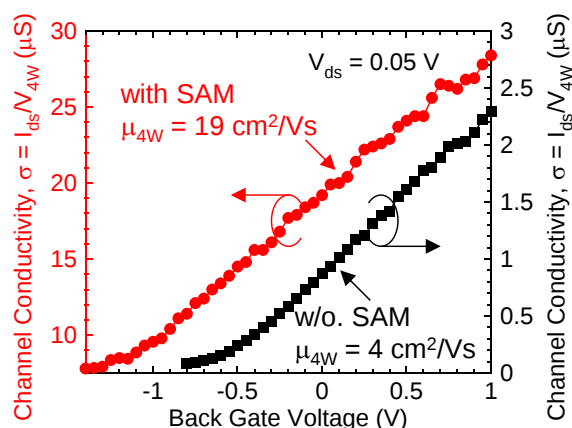


Fig.2 Impact of SAM on channel mobility in MoS₂ nFETs with gated-four-probe method.

【参考文献】

- [1] T. Kawanago et al., Appl. Phys. Lett. 108, 041605 (2016).
- [2] B. Radisavljevic et al., Nature Nanotech. 6, 147 (2011).
- [3] V. C. Sundar et al., Science, 303, 12, 1644 (2004).

【謝辞】本研究に関して日頃よりご指導、ご協力頂いた東京工業大学の河野行雄准教授に感謝いたします。本研究は、JST-CREST (JPMJCR16F4)、科研費若手(B)(17K14662)及び矢崎科学技術振興記念財団の支援により実施された。また素子作製は、東京工業大学の角嶋邦之准教授、筒井一生教授、若林整教授にご協力いただいた。