

## トップゲート型 a-IGZO TFT におけるハンプ現象

### Hump Phenomena of a-IGZO TFT with Top Gate Structure

Tianma Japan株式会社, 桑原 祐也, 竹知 和重, 田中 淳

Tianma Japan, Ltd., Yuya Kuwahara, Kazushige Takechi, Jun Tanaka

E-mail: y-kuwahara@tianma-jp.com

酸化物半導体であるアモルファス InGaZnO<sub>4</sub> (a-IGZO) は、高い電界効果移動度、高い一様成膜可能性から、a-Si や LTPS に代わるアクティブマトリクス型ディスプレイのバックプレーン TFT 用途として注目されている。特に OLED 用途の場合には TFT の寄生容量が問題となり、その TFT 構造は寄生容量を逆スタガ型よりも大幅に低減させられるトップゲート型が有力である。ゲートバイアス電圧ストレスに対する a-IGZO TFT の特性変動に関して様々な実験結果が報告されてきており、V<sub>g</sub>-I<sub>d</sub> 曲線の sub-threshold 領域にコブが生じるハンプ現象はその1つである。a-IGZO のハンプ現象に対してこれまでに TFT の W 端に起因するモデル[1]、バックチャネルに起因するモデル[2]などが提案されているが、トップゲート型 TFT に対する研究は未だに少ない状況である。

今回はトップゲート型 a-IGZO TFT への正ゲートバイアス電圧ストレスによるハンプ現象に対し、TFT の形状依存性を調査した。図 1 に長方形(W/L=60/10)、環状(W/L=57/10)TFT の模式図を、図 2 にその V<sub>g</sub>-I<sub>d</sub> 特性(V<sub>d</sub>=10V)を示す。ストレス印加後に長方形ではハンプが生じるのに対し、環状では観測されなかった。この結果は TFT の W 方向の端領域に存在する寄生 TFT モデルを支持する。本講演では上記の結果について報告する。

[1] M. Mativenga, et al., APL **99**, 122107 (2011), J. yang, et al., IEEE EDL **38**, 592 (2017)

[2] SH. Choi, et al, APL **100**, 043503 (2012), Y. Kim, et al., APL **102**, 173502 (2013)

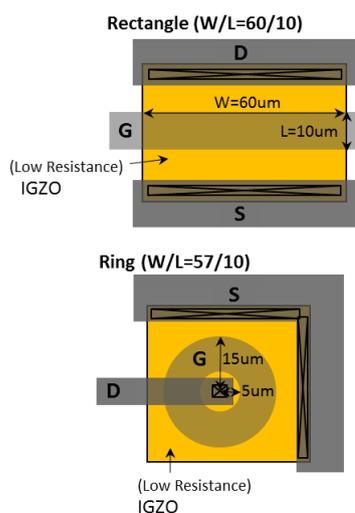


Fig. 1. Schematics of rectangle and ring TFTs.

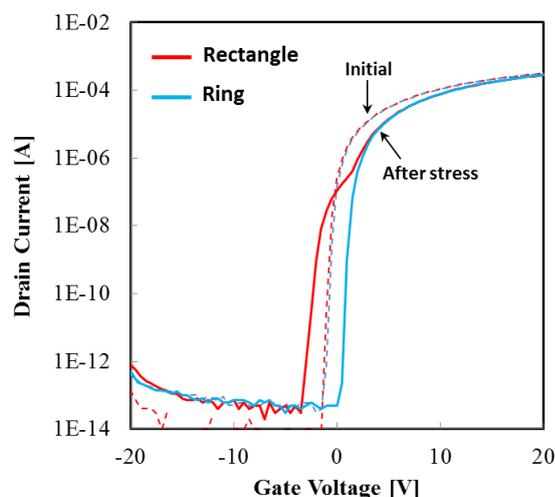


Fig. 2. Transfer characteristics of rectangle and ring TFTs at initial and stressed state.