

ナノフォトニック・ニューラルアクセラレーション ～コンピュータ・アーキテクチャの視点から～

Nanophotonic Neural Acceleration

～ From the Viewpoint of Computer Architecture ～

九州大学 [○]井上弘士¹, 川上哲志²

Kyushu University, [○]Koji Inoue¹, Satoshi Kawakami²

E-mail: inoue@ait.kyushu-u.ac.jp¹, satoshi.kawakami@cpc.ait.kyushu-u.ac.jp²

ポストムーア時代において超ビッグデータ社会を支える基幹情報処理インフラを構築するためには、半導体の微細化に頼ることなくスケール可能な超高性能低消費電力コンピュータ・システムが必要不可欠となる。その実現には、CMOS を凌駕する新奇デバイスの積極活用を前提とし、その利点を最大限引き出すとともに欠点を隠蔽する計算機アーキテクチャの再構築が求められる。この課題に対する直接的な解の有望な候補の一つとして、光技術の応用が注目されている。光子は、電場や磁場の影響を受けにくいという性質を持つため、電子配線で生じる寄生抵抗や浮遊容量に依存することなく、光の速度での信号伝達が可能となる。光技術を応用したコンピューティングの研究は、空間伝搬光を用いた超並列演算や CMOS の論理回路機能を模した光型トランジスタなど、80~90 年代に活発に行われたが、集積度や消費電力で CMOS に対して大きく劣っており、90 年代後半には衰退した経緯がある。しかしながら、近年のナノフォトニクス技術の発展により、フォトニック結晶に代表される光の伝搬を制御可能な物質の大規模集積化、小型化、低消費エネルギー化が可能になりつつあり、再度注目を集めるようになってきた。

我々は、CMOS 技術を凌駕する高性能・低消費電力な計算機システムの実現を目指している。特に、近年急速に普及している AI 処理（具体的にはニューラルネットワーク処理）を対象とした光アナログ・コンピューティングに着目し、アーキテクチャレベルでの光と電気の融合を基本とした光電ハイブリッド・プロセッサに関する研究を進めている。本講演ではこれまでの研究成果を紹介するとともに、今後の展望を述べる。