

Si(110)上に形成された SiGe の格子歪みの熱的安定性

Thermal stability of lattice strain in SiGe layers formed on Si(110)

山梨大 [○](M1)大島 佑介, 山田 崇峰, 有元 圭介, 山中 淳二, 原 康祐, 中川 清和

Univ. of Yamanashi, [○]Yusuke Oshima, Takane Yamada, Keisuke Arimoto,

Junji Yamanaka, Kosuke O. Hara, Kiyokazu Nakagawa

E-mail: g18tz004@yamanashi.ac.jp

CMOS デバイスの高性能化、低消費電力化を実現するためには正孔移動度を向上させる必要がある。正孔移動度は Si(110)基板上に伸張歪み Si 層を形成することで増大することが知られている。伸張歪み Si 層を形成するためには歪み緩和 SiGe バッファ層が必要となる。これまでの研究により、Si(110)基板上では[001]方向の歪み緩和が優先的に起こり、これと直交する $[\bar{1}10]$ 方向の歪みは緩和されにくい傾向があることが分かった。この場合には歪み Si 層は[001]方向にのみ伸張する。バンドラインアップの歪み依存性を考慮すると、この異方性歪みは正孔を歪み Si 層に局在させる効果を持つことが指摘されており、格子歪みの異方性はこの材料の特性を左右する重要な要素であると考えられる[1]。一方、デバイス作製プロセス中の高温熱処理は Si 層への Ge の拡散、Si 層の歪み緩和、結晶欠陥密度の増大などの問題を発生させることが(001)基板上の歪み Si に関して報告されている[2]。そこで本研究では、Si/SiGe/Si(110)ヘテロ構造の格子歪みの熱的安定性について調べた。

試料は固体ソース MBE を使用して成長した。Fig. 1 に試料構造を示す。アニール温度は 900 °C・950 °C・1000 °C で、アニール時間は 1・2・24 時間として実験を行った。アニール前には CVD 装置により試料表面に酸化膜を形成することで表面を保護し、不活性ガスである N₂ 雰囲気下でアニールを行った。表面形状は AFM により評価し、格子歪みや Ge 組成は XRD 逆格子マッピング測定により見積もった。アニール前の評価では、[001]・ $[\bar{1}10]$ 方向への SiGe 層の歪み緩和率はそれぞれ 50%・0%であった。アニール時間が 1 時間の場合、どの温度でも表面形状に変化は見られず、[001]方向の歪み緩和率がやや増大する傾向が見られた。一方、 $[\bar{1}10]$ 方向の格子歪みに変化は見られなかった。24 時間の長時間アニールにおいては、950°C 以上では Ge 組成の低下が見られ、基板や表面 Si 層とのミキシングが起きたことが示唆される。歪み緩和率に関しては、[001]方向の歪み緩和が 100%まで促進された一方、 $[\bar{1}10]$ 方向の歪み緩和率は 1000 °C でも 10%程度までしか変化しなかった。1000 °C で 24 時間熱処理した試料の表面を AFM にて観察したところ、他の条件では見られなかった[001]方向の筋状の形状が見られた (Fig. 2)。この筋状の形態はミスフィット転位の形成を示唆しているが、この転位は{111}面上に乗っておらず、その形成過程は調査中である。

以上の結果から、Si/SiGe/Si(110)ヘテロ構造中の SiGe 層の、 $[\bar{1}10]$ 方向の格子歪みは高い熱的安定性をもっていることが示された。これは Si 層を正孔の反転層として活用し、SiGe 層でのリーク電流を抑制する上で有利な性質である。

[1] K. Arimoto *et al.*, Journal of Crystal Growth 468, pp.625-629 (2017).

[2] N. Sugii *et al.*, J. Appl. Phys. vol. 89, No. 11, pp.6459-6463 (2001).

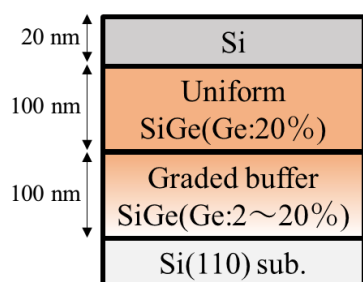


Fig.1 Sample structure.

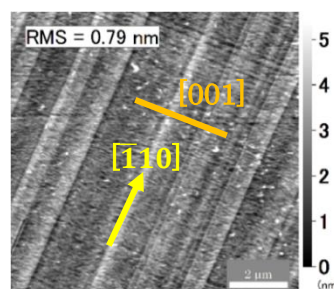


Fig.2 AFM image of the sample annealed at 1000°C for 2 hours.