

ZnO 系透明導電膜における基板位置による電気特性の不均一の改善

Improving of positional uniformity in electrical property of ZnO based transparent conductive oxide

島大総理工¹, °杉浦 怜¹, 正力 幹也¹, 船木 修平¹, 山田 容士¹

Shimane Univ.¹, °Rei Sugiura¹, Motonari Shoriki¹, Shuhei Funaki¹, Yasuji Yamada¹,

E-mail: S179822@matsu.shimane-u.ac.jp

【背景】マグネトロンスパッタリング(MS)法で作製した ZnO 系透明導電膜において、ターゲットの Erosion 領域に対向する基板位置で作製した膜は、中心位置で作製した膜に比べ、高抵抗率となる^[1]。この高抵抗率化の要因としては、高エネルギー飛来粒子による構造欠陥や膜内に過剰酸素の取り込みによるアクセプター性欠陥の増加、また、成膜雰囲気中の不活性ガスの膜中への混入など様々な議論がされてきた。我々は Al 添加 ZnO(AZO)膜の基板位置による電気特性の不均一の改善を目的とし、真空雰囲気下で 500°C のアニールを施すと、キャリア密度の増加及び移動度の向上することを報告した^[2]。しかし、アニールによって膜の電気特性の向上のメカニズムは分かっていない。一方で、中心位置で作製した ZnO 系透明導電膜においては、真空雰囲気下で 500°C のアニールを長時間施すと膜内から Zn の拡散によってアクセプター性の欠陥の増加による電気特性の変化について報告してきた。そこで、本研究では、RF-MS 法で作製した ZnO 系透明導電膜の基板位置による電気特性の不均一の改善に及ぼすアニール時の Zn の影響を明らかにすることを目的として、それぞれの基板位置で作製した AZO 膜に対して、500°C の真空中で長時間のアニールを施した。また、アニール時に AZO 膜と雰囲気中の元素の拡散を抑制する目的として、AZO 膜上層に SiO₂ を堆積させた SiO₂/AZO 積層膜も作製し、同様に測定した。

【実験方法】RF-MS 法を用いて Pyrex 基板上に AZO 膜を中心位置で膜厚が 600nm となるように作製した。その後、作製した AZO 膜上層に RF-MS 法により SiO₂ 層を積層させた。その後、AZO 単層膜、及び、SiO₂/AZO 積層膜に対し、0.3Pa 以下の減圧大気下において 500°C のアニールを施した。アニール時間は 0.5, 9, 24h とした。膜の電気特性は Van der Pauw 法による Hall 効果測定により、結晶性は XRD 測定により評価した。

【結果及び考察】Fig. に as-depo. とアニール時間が 24h の(a)AZO 単層膜、(b) SiO₂/AZO 積層膜のそれぞれのキャリア密度の基板位置依存性を示す。AZO 単層膜に対し 24h のアニールを施すと、キャリア密度の基板位置による不均一は改善されたが、ターゲット中心付近に対向する位置の膜のキャリア密度が大きく減少し、Erosion 領域と異なる変化となっていた。一方で、同様にアニールを施した SiO₂/AZO 積層膜においては、どの基板位置においてもキャリア密度は増加したが、基板位置による不均一は改善されなかった。これらの結果から、アニール雰囲気と膜内の Zn 原子の拡散が不均一の改善に影響を及ぼすことが考えられる。

[1] T. Minami, et al., *J. Vac. Sci. Technol.*, **A18** (2000) pp. 1584

[2] Y. Yamada, et al., *Thin Solid Films*, **609** (2016) pp. 25

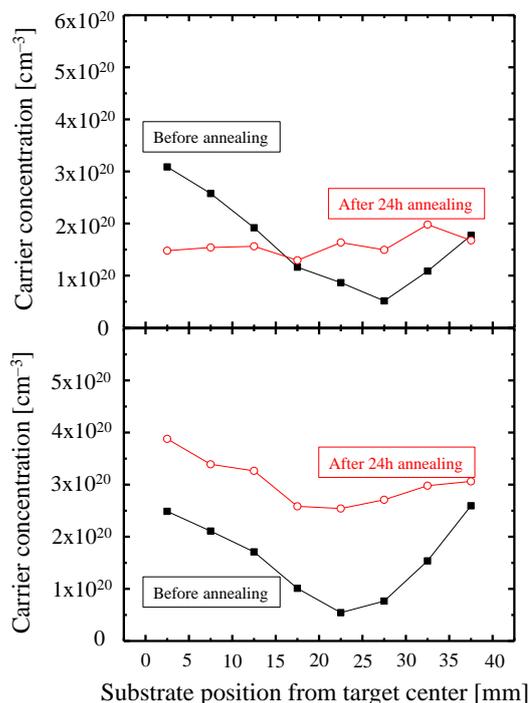


Fig. Position dependence of carrier concentration of (a) AZO monolayer and (b) SiO₂/AZO bilayer films that were as-deposition and 24h-annealed