

GaN 自立基板上に成長したドリフト層中の欠陥生成におけるオフ角の影響

Effect of wafer off-angles on defect formation

in drift layers grown on freestanding GaN substrates

○塩島謙次¹, 佐川知大¹, 堀切文正², 成田好伸², 吉田丈洋², 三島友義³

(1. 福井大院工, 2. サイオクス, 3. 法政大)

○K. Shiojima, T. Sagawa, F. Horikiri, Y. Narita, T. Yoshida, and T. Mishima

(1. Univ. of Fukui, 2. SCIOCS, 3. Hosei Univ.)

E-mail: shiojima@u-fukui.ac.jp

はじめに： 縦型 GaN ショットキーダイオードの高耐圧化には厚膜で低キャリア濃度の n-GaN ドリフト層の形成が鍵となる。我々は残留 C 濃度を意図的に変化させた 15 種類の低キャリア濃度 n-GaN ショットキーダイオードを作製し、オン抵抗とリーク電流のトレードオフ関係、キャリアの補償効果、 $E_c \sim 0.9$ eV までのトラップを抑制[1, 2]、更にウエハースケールでの表面モフォロジーの影響を評価してきた [3, 4]。今回は深い準位の欠陥生成における表面オフ角の影響を DLTS 法により評価した。

実験条件： 2 μ m 厚 ($Si: 2 \times 10^{18} \text{ cm}^{-3}$) n-GaN 層、続けて 13 μ m 厚 ($Si: 9 \times 10^{15} \text{ cm}^{-3}$) n-GaN ドリフト層を自立 GaN 基板上に MOCVD 成長した。ウエハー面内において a 軸、及び m 軸方向でオフ角が単調に変化する基板を用い、同一成長条件でオフ角のみが異なる試料を用意した。n-GaN 表面に直径 200 μ m の Ni (50 nm)/Au (50 nm) ショットキー電極を電子ビーム蒸着した。30 から 320 K の温度範囲で DLTS 測定を行った。

結果と考察： 図 1 に、DLTS スペクトルを示す。全てのサンプルで 270 K 付近に大きなピークがみられ、アレニウスプロットより E3 欠陥であることが判明した。図 2 は E3 欠陥密度、及び C-V 測定から求めたキャリア濃度を示す。 a 軸、 m 軸の各方向ともに低オフ角領域で、E3 欠陥濃度が増加し、キャリア濃度が低する傾向がみられる。低オフ角ほど成長中に C が多く取り込まれ、キャリアの補償、E3 欠陥の生成が行われたと考えられる。

謝辞： 本研究の一部は日本学術振興会科研費（基盤研究 (C) 18K04228）の助成を受けた。

参考文献： [1] T. Tanaka, N. Kaneda, T. Mishima, Y. Kihara, T. Aoki, and K. Shiojima, JJAP, **54** (2015) 041002. [2] T. Tanaka, K. Shiojima, T. Mishima, and Y. Tokuda, JJAP, **55** (2016) 061101. [3] K. Shiojima, T. Hashizume, F. Horikiri, T. Tanaka, and T. Mishima, pps B, 30 Nov. 2017 on line. [4] F. Horikiri, Y. Narita, T. Yoshida, T. Kitamura, H. Ohta, T. Nakamura, and T. Mishima, IEEE Trans. SM, **30** (2017) 486.

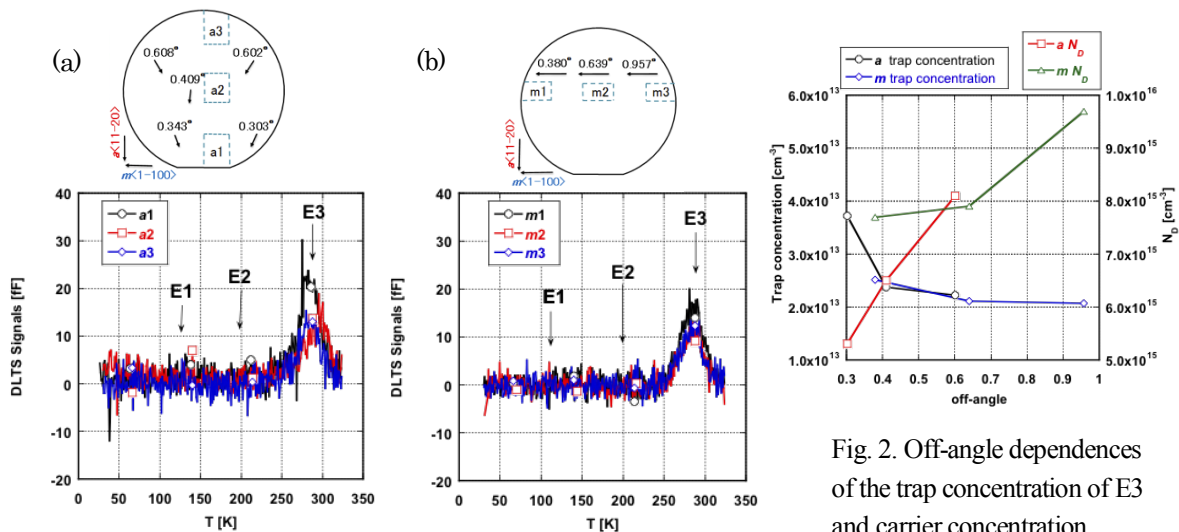


Fig 1. DLTS spectra of the samples with different off-angles along (a) a - and (b) m -axes

Fig. 2. Off-angle dependences of the trap concentration of E3 and carrier concentration.