

スパッタ法による p 型エミッタ層を有するシリコンヘテロ接合太陽電池

Silicon Heterojunction Solar Cells with a Sputtered p-type Emitter Structure

東工大工¹, ○金 珍雨¹, 白取 優大¹, 中田 和吉¹, 宮島 晋介¹

School of Engineering, Tokyo Tech.¹

○Jinwoo Kim¹, Yuta Shiratori¹, Kazuyoshi Nakada¹, Shinsuke Miyajima¹,

E-mail: kim.j.ar@m.titech.ac.jp

1. 研究背景

シリコンヘテロ接合 (SHJ) 太陽電池のエミッタ層は従来プラズマ CVD 法で製膜されているが、毒性・爆発性ガスを使用しないスパッタ法での製膜が検討されている。エミッタ層を構成する i-a-Si:H パッシベーション膜[1]および p 型層である Cu₂O:N 膜のスパッタ製膜[2]については各々報告があるが、パッシベーション膜と p 型層の両方のスパッタ作製はこれまでに報告されていない。本研究では、スパッタ法によるエミッタ構造を用いた SHJ 太陽電池を作製し、評価を行った結果を報告する。

2. 実験方法

作製した太陽電池の構造を Fig. 1 のグラフ中に示す。2%HF を用いて厚さ 280 μm の n 型結晶シリコン(c-Si)基板(FZ, 1-5 Ω-cm, <1 0 0>配向)の自然酸化膜を除去した後、対向ターゲットスパッタ法で i-a-Si:H (5.5 nm)を表面に形成した。裏面に i-a-SiO_x:H (5.5 nm) / n-μc-Si:H (~35 nm) BSF 構造をプラズマ CVD で製膜した後、表面の i-a-Si:H 上に Cu₂O:N (~25 nm)をスパッタ法で形成し、エミッタ構造とした。両面に ITO (表~70 nm、裏面~55 nm)をスパッタ法で形成した後、両面の金属電極を真空蒸着により作製した。太陽電池の作製後、N₂ 雰囲気、175°C で 5 分間アニールを行った。

3. 実験結果

作製した太陽電池の J-V 特性を Fig. 1 に示す。

得られた変換効率は 10.4% ($V_{oc} = 0.538$ V, $J_{sc} = 34.4$ mA/cm², $FF = 0.565$)である。 V_{oc} および FF が効率を制限していることが明らかである。両面の i 層をプラズマ CVD で製膜した比較用のサンプルも同様に V_{oc} および FF が低く、i 層と p 型層(μc-SiO_x:H)の両方をプラズマ CVD で製膜した標準セルでは、良好な V_{oc} および FF が得られた。これらの結果から、ITO / Cu₂O:N 界面または、Cu₂O:N / i-a-Si:H 界面が V_{oc} 低下の要因である可能性が高いと考えられる。

謝辞

本研究は NEDO の支援により実施された。関係各位に感謝する。

参考文献

- [1] Y. Shiratori *et al.*, *APEX* **11**, 031301 (2018).
- [2] 金 他、第 78 回 応用物理学会秋季学術講演会, 6p-A204-10, 2017 年 9 月.

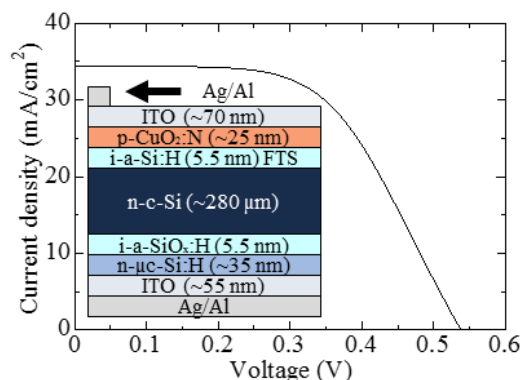


Fig. 1 J-V characteristic and device structure of the fabricated c-Si heterojunction solar cell with sputtered emitter layer.