

無欠陥 Si ナノピラー構造によるフォノン場制御と 高移動度キャリア輸送

High Mobility Transportation and Phonon Field Control by Si Nanopillar Structure

東北大流体研¹, 東北大 AIMR², 産総研³, 東理大⁴ ○(P)大堀 大介¹, 久保山 瑛哲⁴,

山本 淳³, 村田 正行³, 遠藤 和彦^{1,3}, 寒川 誠二^{1,2,3}

IFS, Tohoku Univ.¹, AIMR, Tohoku Univ.², AIST³, TUS⁴, °Daisuke Ohori¹, Hidesato Kuboyama⁴

Masayuki Murata³, Atsushi Yamamoto³, Kazuhiko Endo^{1,3}, Seiji Samukawa^{1,2,3}

E-mail: samukawa@ifs.tohoku.ac.jp

【緒言】

近年の高度情報化社会の発達により、誰もがネットワークを利用できる世の中へと変わってきた。その情報量は増加の一途であり、2020 年には現在の約 10 倍になると予測されている。これらの膨大な情報量进行处理するためにはネットワーク機器を始めとする電子デバイス的大幅な高性能化・省電力化といった技術革新が不可欠である。しかしながら、ナノスケールまで微細化された半導体集積回路において、発熱および放熱の問題が顕著となってきた。特に、発熱によるキャリアの音響フォノン散乱増加により、チャネル領域におけるキャリア移動度の低下が課題の一つとなっている。そこで本研究では、高い周期性かつ無欠陥な Si ナノピラーを $\text{Si}_{0.7}\text{Ge}_{0.3}$ で埋め込むことでフォノン場の制御を試みた。その結果、フォノン散乱によるキャリア移動度劣化を抑制できる可能性の検討を行ったので報告する。

【実験方法】

Si ナノピラー構造の作製には、バイオテンプレート極限加工技術を用いた。マスクには、分子量 2000 のポリエチレングリコールを装飾した酸化鉄内包蛋白質 Ferritin を使い、Ferritin の間隔を 25nm で配置した。その後、中性粒子ビームエッチングによって高さ 90 nm、直径 14 nm、密度 $1.6 \times 10^{11} / \text{cm}^2$ の Si ナノピラー構造を間隔 25nm でノンドープ SOI 基板上に作製した。更に、熱 CVD 法を用いてノンドープ $\text{Si}_{0.7}\text{Ge}_{0.3}$ を Si ナノピラー構造に対してエピタキシャル成長させた。これらの試料に対して、Hall 効果測定によるホール移動度および 3ω 法による熱伝導率の測定を行った。

1 【結果】

図 1 に作製した Si ナノピラー/ $\text{Si}_{0.7}\text{Ge}_{0.3}$ 複合膜の界面における高解像度断面 HAADF-STEM 像を示す。これより、Si ナノピラー層と $\text{Si}_{0.7}\text{Ge}_{0.3}$ 層の界面は欠陥がなく高品質なエピタキシャル成長が実現できていることが分かる。次に Hall 効果測定によりホール移動度を見積もり、Si ナノピラー/ $\text{Si}_{0.7}\text{Ge}_{0.3}$ 構造はノンドープ Si 基板と比較して、およそ 3 倍以上のホール移動度が得られた。また表面に Al パターンを作成し、 3ω 法により面直方向の熱伝導率 $\kappa = 2.4 \text{ W/mK}$ を決定した。面直方向に対して面内方向の熱伝導率は著しく小さく、異方性が大きいことを確認した。以上のことより、チャネル領域のフォノン場制御を Si ナノピラー/ $\text{Si}_{0.7}\text{Ge}_{0.3}$ 複合膜を用いることで実現でき、その結果としてキャリア移動度劣化を抑制できることが示唆された。

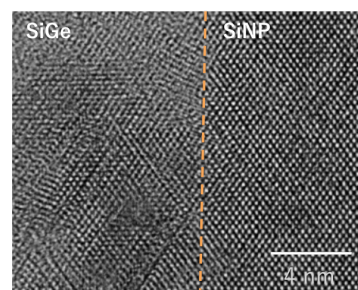


Fig.1 Cross-sectional TEM image of interface between Si nanopillar and $\text{Si}_{0.7}\text{Ge}_{0.3}$