

## 酸化イットリウム絶縁膜を用いた高性能エピタキシャルグラフェンデバイス High Performance Epitaxial Graphene Device Using Yttrium Oxide Dielectric Layer

○(B)諏訪健斗<sup>1</sup>, 遠藤則史<sup>1</sup>, 秋山昌次<sup>2</sup>, 田島圭一郎<sup>1</sup>, 末光真希<sup>1</sup>, 小西繁<sup>2</sup>,  
茂木弘<sup>2</sup>, 川合信<sup>2</sup>, 久保田芳宏<sup>2</sup>, 堀場弘司<sup>3</sup>, 組頭広志<sup>3</sup>, 吹留博一<sup>1</sup>  
(1.東北大通研, 2.信越化学工業, 3.高エネ研)

Kento Suwa<sup>1</sup>, Norifumi Endo<sup>1</sup>, Shoji Akiyama<sup>2</sup>, Keiichiro Tashima<sup>1</sup>, Maki Suemitsu<sup>1</sup>,  
Shigeru Konishi<sup>2</sup>, Hiroshi Mogi<sup>2</sup>, Makoto Kawai<sup>2</sup>, Yoshihiro Kubota<sup>2</sup>, Koji Horiba<sup>3</sup>,  
Hiroshi Kumigashira<sup>3</sup>, Hirokazu Fukidome<sup>1</sup> (1.RIEC, 2.ShinEtsu Chemical, 3. KEK)

E-mail: fukidome@riec.tohoku.ac.jp

優れた電子輸送特性を有するグラフェンは、次世代無線通信応用に適した材料である。グラフェン・デバイスにおける課題は、高周波特性の向上である。グラフェン FET の高周波特性を阻んでいるのは、ドレインコンダクタンスが大きい、すなわち、電流が飽和しにくい点が挙げられる。グラフェン・デバイスの実用化に向けて、我々は安価なデバイス用基板 (poly-SiC, Si, サファイア) 上に SiC 単結晶薄膜を転写・接合させたハイブリッド SiC 基板にデバイス応用に適した高品質なグラフェンを廉価に形成する研究を行っており、これまで Si 面・C 面ハイブリッド SiC 基板上のそれぞれにおいて高品質グラフェンの作製に成功している[1,2]。今回、これらハイブリッド SiC 基板上高品質グラフェンを用いて FET を作製し、電気特性の評価を行ったので報告する。

グラフェン作製及び FET 作製はクリーン度 10 以下のスーパークリーンルーム内にて行われ、グラフェンはハイブリッド SiC 基板を Ar 雰囲気下での高温加熱による表面 Si 原子の昇華により、成長させた。絶縁膜には自然酸化させたイットリウム (Y) を用いた。

このようにして作製したグラフェン・トランジスタの  $I_{DS} - V_D$  特性の測定結果を図 1 に示す。図 1 から、ドレイン電流のきれいな飽和特性が得られ、DC 電圧利得が得られることが見てとれる。また、ドレイン電流は 1 A/mm を超えている。この結果は、このデバイスが、化合物半導体デバイスと遜色のない性能を有することを示唆する[3]。また、相互コンダクタンスは、 $\sim 300$  mS/mm という高い値を示している。但し、相互コンダクタンスの値は、グラフェン FET の最高値[4]を考慮すると、改善の余地がある。現在、アクセス領域の低減および Y 自然酸化膜の酸化度の改善を試み、化合物半導体デバイスを超える DC 及び RF 特性の実現を目指している。

[1]吹留博一他, 応用物理学会春季学術講演会, 12p-D7-8.

[2]遠藤則史他, 応用物理学会秋季学術講演会, 16a-A33-8.

[3]K. Shinohara et al. IEEE Trans. Electron Dev. 60 (2013) 2986.

[4]J. S. Moon et al. IEEE Trans. Electron Dev. 31 (2010) 240.

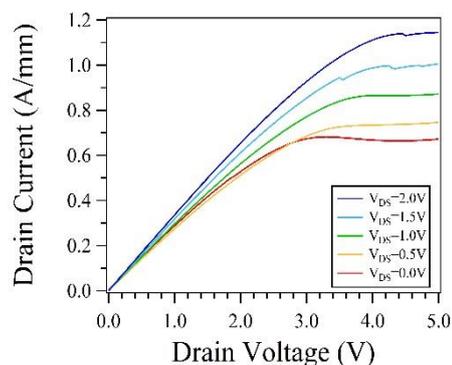


図 1: ハイブリッド SiC 基板上グラフェンを用いた FET の  $I_{DS} - V_D$  特性