

GA カスタムハードウェアを用いた Au 原子接合の作製

Fabrication of Au Atomic Junctions Using Genetic Algorithm Implemented on FPGA

東京農工大院工 ○竹林敬太、櫻井拓哉、平田鷹介、白樫淳一

Tokyo University of Agriculture & Technology

°K. Takebayashi, T. Sakurai, Y. Hirata and J. Shirakashi

E-mail: s170361u@st.go.tuat.ac.jp

自然淘汰や突然変異といった生物の進化を模倣した遺伝的アルゴリズム(GA)は、解探索手法の1つとして多くの分野に応用されている[1, 2]。一方、ナノギャップ電極の安定的な作製手法として知られているフィードバック制御型エレクトロマイグレーション(FCE)法[3]では、数多くの実験パラメータが存在し、量子状態の制御において人為的に最適なパラメータを決定することは困難である。そこで我々は、実験パラメータの1つである電圧フィードバック量 V_{FB} に着目し、人工知能が自律的に最適な V_{FB} を設定するFCEシステムの構築を行ってきた[4]。加えて先の報告では、人工知能の支援を受けたFCEシステムをFPGA(Field Programmable Gate Array)に実装することで、効率的なAu原子接合の作製を検討した[5]。今回は、FPGAに実装されたGAカスタムハードウェアによる最適な V_{FB} スケジュールの探索を行うシステムの構築を検討した。

本実験では、GAにおける遺伝子を V_{FB} 値とみなし、遺伝子の集合体である染色体を V_{FB} スケジュールとした。図1に、FPGAに実装したGAシステムの概要図を示す。まず、 V_{FB} をランダムに設定したFCE法をAuナノワイヤに適用し、初期データベースを構築する(①)。次に、コンダクタンスの制御性に関する評価関数を初期データベースに適用し、得られた評価を基にルーレット選択を行い、初期データベースから親の V_{FB} スケジュールを決定する(②)。さらに、2点交叉法を用いて、親を交叉させ、子孫となる V_{FB} スケジュールを生成する(③)。生成した子孫に対して、一定の確率で突然変異を行う(④)。最後に、GAから得られた V_{FB} スケジュールをFCE法に実際に適用し、得られたデータを用いて初期データベースを更新する(⑤)。これらの手順を1世代とし、Au原子接合にGA-FCE法を繰り返し適用することで、GAカスタムハードウェアを用いた最適な V_{FB} スケジュールの探索を実現した。以上より、FPGAに実装されたGAによる V_{FB} スケジュールの選択淘汰が行われ、精巧なAu原子接合の作製が可能であることが示唆された。

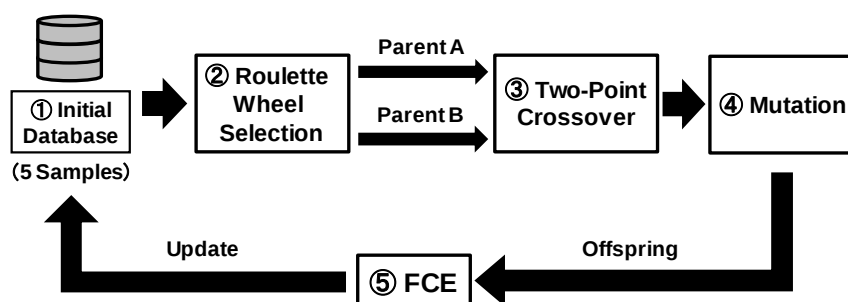


Fig. 1 Block diagram of genetic algorithm for fabrication of Au atomic junction implemented on FPGA.

References

- [1] L.N. Xing, Y.W. Chen, K.W. Yang, F. Hou, X.S. Shen and H.P. Cai, Engineering Applications of Artificial Intelligence, 21 8 (2008) 1370.
- [2] E. Onieva, J. E. Naranjo, V. Milanés, J. Alonso, R. Garcia and J. Perez, Appl. Soft Comput., 11 1 (2011) 1303.
- [3] D. R. Strachan, D. E. Smith, D. E. Johnston, T.H. Park, M. J. Therien, D. A. Bonnell and A. T. Johnson, Appl. Phys. Lett., 86 (2005) 043109.
- [4] Y. Iwata, Y. Katogi, N. Numakura, S. Sakai and J. Shirakashi, ICASS 2017, June 12-15 (2017), Dalian, China.
- [5] 櫻井、岩田、酒井、平田、白樫: 第65回応用物理学会春季学術講演会 18a-P4-3 (2018).