

Al/HfO₂/Si 構造におけるフォーミングプロセスフリーの抵抗スイッチング現象 Investigation of forming-free resistive switching properties in Al/HfO₂/Si structure

°小林 滉平, 吉田 晴彦, 新船 幸二, 佐藤 真一, 堀田 育志 (兵庫県立大学)

°Kohei Kobayashi, Haruhiko Yoshida, Koji Arafune, Shin-ichi Satoh, and Yasushi Hotta (Univ. of Hyogo)

E-mail: er181009@steng.u-hyogo.ac.jp

【はじめに】電圧によって抵抗値が変化する抵抗スイッチング型メモリ(ReRAM)は、次世代の不揮発性メモリとして開発が進められている。^[1,2] 多くの ReRAM は、金属/絶縁体/金属(MIM)接合からなり、両端の金属電極に電圧を印加して絶縁体内部に導電性のフィラメントを生成または消滅させることによって低抵抗状態と高抵抗状態の2状態をスイッチすることができる。ReRAM は素子構造が単純なため、既存のシリコンプロセスへの親和性が高いというアドバンテージがある。実際のデバイスでは、メモリセルを形成後に動作電圧より大きな電圧を印加して絶縁体層中に準フィラメントを形成するフォーミングと呼ばれる処理が必要になるが、これがデバイスの歩留まり低下の原因となっている。このため、フォーミングプロセスフリーのメモリセルの実現が強く求められている。また、電極に白金などの貴金属が使われることが多く、これを安価な金属に置き換えることも重要な課題となっている。そこで今回、Al/HfO₂/Si の単純な MIS 構造でフォーミングフリーの ReRAM 特性が得られたので報告する。

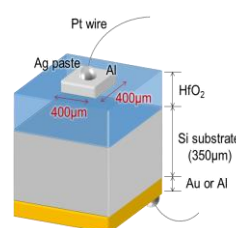


図1 構造図

【実験方法】HfO₂/Si(100)構造は、PLD 法によって、RCA 洗浄および HF エッチングを施した p 型もしくは n 型の Si(100)基板上に直接 HfO₂ 薄膜を成膜することで作製した。成膜には HfO₂ 多結晶ターゲットを用い、成膜時の雰囲気、基板温度、レーザーエネルギー密度をそれぞれ超高真空 (<10⁻⁶Torr)、室温、1.5J/cm² とした。得られた構造を 200°C の酸素雰囲気下でアニールした。

【実験結果】図1に試料構造の模式図を示す。次に、図2(a), (b)に p 型 Si(p-Si)および n 型 Si(n-Si)基板上に作製した試料の I-V 特性を示す。p-Si 基板上の試料では、ただのショットキー特性を示すのに対して、n-Si 基板上では電流ヒステリシスが観測された。そこで Al/HfO₂/n-Si の試料に関して、さらに詳細な測定を行った。図3(a)は、試料形成後にフォーミングなしで電圧掃引を行った I-V 特性を示す。初めに 0V から 3V まで、つぎに 3V から -3V まで、最後に -3V から 0V まで電圧を掃引 (図中①→②→③→④の順)した結果、一回目の電圧掃引時から抵抗変化現象が確認された。その後、0V~1V 間の往復電圧掃引では高抵抗状態が保持され[図3(b)], 0V~3V 間の電圧掃引では再び低抵抗状態にスイッチし[図3(c)], さらに低抵抗にスイッチした後に再度 0V~3V 間の電圧掃引を行っても低抵抗状態が保持されることが分かった[図3(d)]。その後、繰り返し±3V の電圧掃引を行っても図3(a)と同様のヒステリシスループを描いた。以上のことから、この Al/HfO₂/n-Si 構造の試料は、フォーミングフリーのバイポーラ型の抵抗スイッチング現象を示すことが分かった。

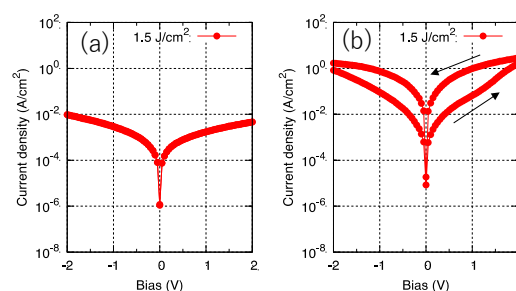


図2 I-V 特性 (a)p-Si 基板 (b)n-Si 基板

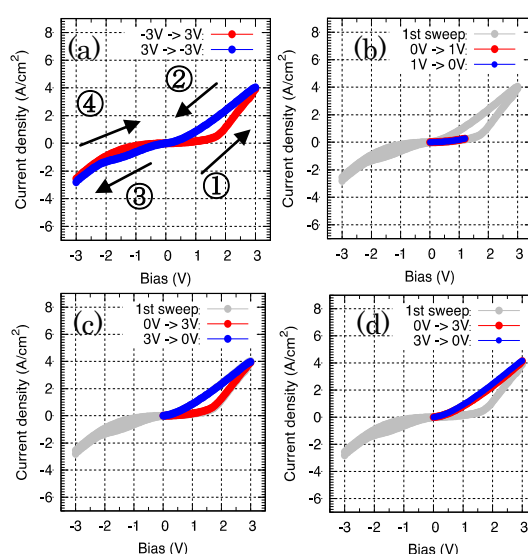


図3 (a)1回目 (b)-(d)2回目以降 グレー線は1回目の軌跡 (b)0V~1V (c)0V~3V (d) 抵抗スイッチ後の 0V~3V

【参考文献】 [1]Robert D. Clark, Materials 2014,2913-2944.[2]Kuan-Liang Lin, App Phys 109,084104 (2011).