

電着法によって形成された高分子絶縁薄膜の膜厚均一性

Thickness Uniformity of Polymer Insulating Thin Films Formed by Electrodeposition

(地独) 大阪技術研¹, ハニー化成(株)²

○中山 健吾¹, 金岡 祐介¹, 宇野 真由美¹, 櫻井 芳昭¹, 述金 幸弘²

ORIST¹, HONNY CHEMICALS CO., LTD.²

○Kengo Nakayama¹, Yusuke Kanaoaka¹, Mayumi Uno¹, Yoshiaki Sakurai¹, Yukihiro Nobukane²

E-mail: NakayamaK@tri-osaka.jp

近年、プリンタブルエレクトロニクスに代表される製造工程の一部または全部に塗布プロセスを用いる電子デバイスの研究開発が活発に行われており、導電性、半導体性等を有する機能性材料を成膜することが可能となっている。しかしながら絶縁膜に関しては、塗布プロセスでのピンホールフリーの薄膜の作製は容易ではなく、また、立体的形状の被塗物に対して付き回り良く被覆することは困難である。我々は以前、電着法によって形成された高分子膜をゲート絶縁層として用いた有機トランジスタを作製し、当該高分子膜が優れた絶縁信頼性と付き回り性を有することを報告した^[1]。一方で、同一基板上的膜厚最大値と最小値が、大きなものでは3倍程度異なっており、膜厚ムラが大きいという課題があった。今回、厚さ数百 nm の電着高分子膜の膜厚分布を評価し、電着液中での電着粒子輸送を制御するために電極パターンを工夫することで膜厚均一性の向上を図ったので報告する。

ガラス基板の上に7 mm 間隔の櫛歯状にパターニングされた8本のITO電極を陽極とし、ハニー化成(株)製電着液 SR-A-303 に浸漬し、6 V、100 秒間通電後、180°C、30 分間熱処理を行い、高分子膜を形成した。尚、膜厚は触針式膜厚計で測定した。高分子膜の膜厚は、Fig. 1(a)の分布図に示すように、基板中央付近が薄く、外側が厚い傾向が見られた。また、ヒストグラムに示すように、膜厚最大値は最小値の2.2倍であり、変動係数は18%と比較的大きな膜厚ムラであった。この膜厚ムラの原因と考えられる基板外側から過剰に供給される電着粒子をトラップするため、櫛歯電極を取り囲むように等電位リングを設けたところ、Fig. 1(b)の分布図に示すように、より均一な高分子膜が得られた。尚、膜厚最大値は最小値の1.2倍であり、変動係数は5%であった。

[1] 中山他、第64回応用物理学会春季学術講演会 15a-302-8

謝辞：JST 地域産学バリュープログラム (VP29117939958)

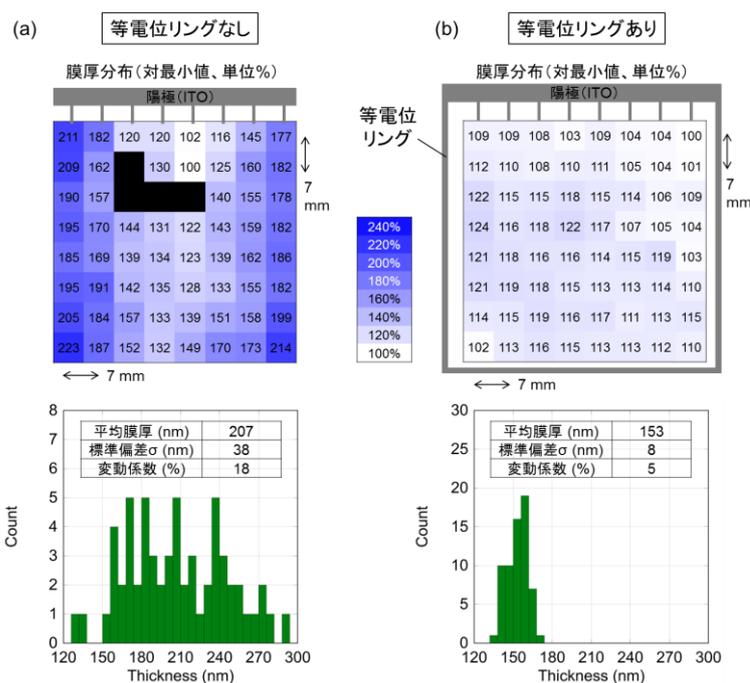


Fig. 1 Thickness distribution of the SR-A-303 films (a) without and (b) with the equal voltage ring