

n型SiCのエピタキシャル層の正孔ライフタイムがpnダイオード特性に与える影響 Influence of hole lifetime of n-SiC epitaxial layer on pn diode characteristics

東工大 ○佐々木杏民, 星井拓也, 宗田伊理也, 若林整, 筒井一生, 角嶋邦之

Tokyo Tech. ○K. Sasaki, T. Hoshii, I. Muneta, H. Wakabayashi, K. Tsutsui, K. Kakushima

E-mail: sasaki.k.az@m.titech.ac.jp

【はじめに】SiCはSiの約10倍程度の絶縁破壊電解強度を持ち、また禁制帯幅がSiの約3倍と安定な高温動作が期待できるためSiに変わるパワーデバイス材料として期待されている[1]。特に20kV以上の高電圧領域では、SiCの絶縁ゲート型バイポーラトランジスタ(IGBT)が期待されている。IGBTのオン抵抗はエピタキシャル成長したNベース領域のキャリア濃度で大きく決定され、長い正孔のライフタイムが求められる。エピタキシャル層は数十 μm の膜厚であるため、表面再結合の寄与が大きくなりライフタイム測定は困難である。そこで、表面再結合の影響がなく、電氣的に正孔ライフタイムを測定する手法が求められる[2]。本発表では正孔ライフタイムがpnダイオード特性に与える影響をデバイスシミュレーションを用いて調査したので、報告する。

【デバイス構造】計算はFig.1に示した5本並列に形成したpnダイオードを用いた。n-SiCの厚さは20 μm とし、正孔のライフタイム(τ_p)は3 μs とした。アノード電極を5本すべて短絡させたMulti条件(fig.1左)と中心1本のみを短絡したSingle条件(fig.1右)で中心の電流を取得した。

【シミュレーション結果】Fig.2に得られたダイオード特性を示す。Single条件で高い電流が得られることがわかり、これは正孔がエピタキシャル層内部に広く拡散する効果であると考えられる。電流密度(J)と、それぞれの条件の電圧差(ΔV)をfig.3に示す。10⁻⁹Aから10⁻⁶A/cm²の範囲で一定の ΔV が得られており、さらにこの電流範囲ではほとんどの正孔がエピタキシャル層内で再結合すると考えられるため、これが τ_p と関連する値であると考えられる。

【まとめ】本研究では、並列形成したSiCのpn接合ダイオードの特性をある τ_p を仮定して計算した。接地条件を変えたダイオード特性からn-SiCの電圧降下の差が得られた。この差を利用することで、 τ_p を抽出できる可能性を示した。

【参考文献】

- [1] 松波弘之, 大谷昇, 木本恒暢, 中村孝, 編著 (2011) 「半導体 SiC 技術と応用」 日刊工業出版社
- [2] K. Kakushima, et al., "New Methodology for Evaluating Minority Carrier Lifetime for Process Assessment" 2018 Symposia on VLSI Technology and Circuits

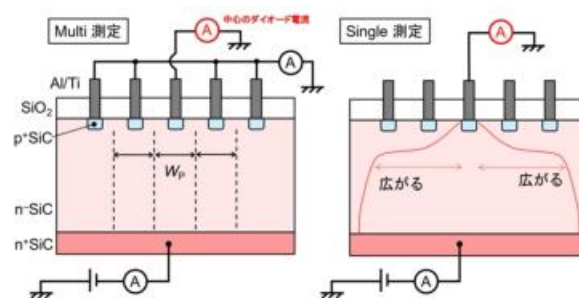


Fig. 1 Simulated structure of SiC pn diodes.

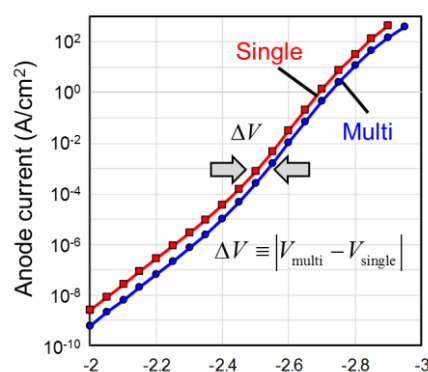


Fig. 2 Diode characteristics of diode under Single and Multi setups.

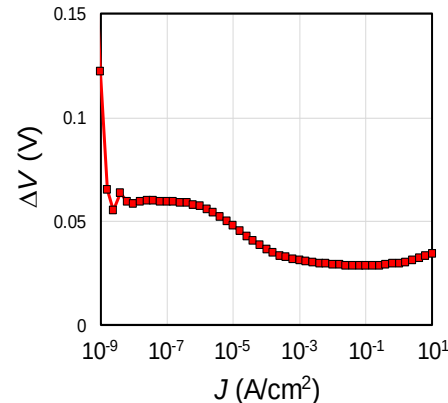


Fig. 3 ΔV on J shows a constant value from 10⁻⁹ to 10⁻⁶A/cm².