三色超構造の各界面が容量-電圧特性に与える影響

Influence of interface dipole layers in tricolor superstructure

○佐伯 郁弥, 吉田 晴彦, 新船 幸二, 佐藤 真一, 堀田 育志 (兵庫県立大学) ○Ikuya Saiki, Haruhiko Yoshida, Koji Arafune, Shin-ichi Satoh and Yasushi Hotta (Univ. of Hyogo) E-mail: eo13p045@gmail.com

【はじめに】現在、High-k/SiO2界面に形成される界面ダイポール層の形成メカニズムや その特性について活発に研究が行われている。近年では、ダイポール層の特性を MOSFET の閾値電圧制御に利用するなど、その工学的利用法が議論されている。この界面ダイポー ル層は、High-k 層と SiO2層の間で起こる酸素イオンや金属イオンの移動によって生じる と考えられており、その分極の極性と大きさは High-k 材料の種類や成膜条件によってあ る程度決定されてしまう。[1-3] しかし、工学的利用を考える上では、エンジニアリングの 要素が重要となるため、界面ダイポール層の特性をある程度制御することが必要となる。 我々はこれまでに、Al₂O₃、Y₂O₃の2種類のHigh-k層とSiO₂層を組み合わせた三色超構 造を用いることで、構造内全体の界面双極子の分極制御を実現してきた。¹⁴SiO₂との間に それぞれ逆極性のダイポール層を形成する Al₂O₃ 層と Y₂O₃ 層を組み合わせた SiO₂/Y₂O₃/Al₂O₃/SiO₂構造とSiO₂/Al₂O₃/Y₂O₃/SiO₂構造によって界面のダイポール層のモ ーメントを一方向に揃え、さらにそれらの構造を繰り返し積層することでそれらダイポ ールの蓄積することに成功した。今回は、三色超構造の各界面におけるダイポール状態 を詳細に調べるため、コンビナトリアル PLD 法を用いて SiO₂/Y₂O₃/Al₂O₃/SiO₂構造の階 段状試料を作製し、それぞれの界面に対する C-V 特性のフラットバンド電圧(VB)シフ ト依存性を測定した。

【実験方法】RCA 洗浄および HF エッチングを施した p型 Si(100)基板上にマスクによって成膜エリアを変えながら SiO₂層、Al₂O₃層、Y₂O₃層、SiO₂層の順で成膜することによって、図 1(a)の様な階段構造の試料を作製した。成膜雰囲気、レーザーフルエンス、成膜基板温度(Tsub)をそれぞれ 1Pa(O₂)、1J/cm²、室温(RT)に固定し、成膜を行った。水晶振動子型膜厚計を用いて、全ての層の膜厚を 4nm とした。得られた試料は 600℃、1atm の酸素雰囲気中でアニール処理を行った後、XPS 測定及び Au 電極を用いた容量電圧(C-V)測定によって、①~④の各構造における界面ダイポール層の特性を評価することで、各界面の効果を調べた。

【実験結果】図1(b)~(d)は、試料の図1(a)の①~④の領域でXPS測定を行い、Si2p、Al2p、Y3dのピーク強度をそれぞれプロットした結果を示している。①と④ではSi2pピーク、②はAl2pピーク、③はY3dピークが最も強くなった。図3は、SiO₂/Y₂O₃/Al₂O₃/SiO₂の各階段構造試料の C-V測定の結果を示している。①から④と、積層する層数が増えるに従って飽和酸化膜容量が系統的に減少している。これらXPS測定とC-V測定の結果から、設計通りの階段構造が得られていることを確認した。図3は、C-V曲線から見積もられるV_{HB}シフトの大きさ示している。①では殆どシフトが見られないが、②ではV_Bが正にシフトし、③では②からほとんど変化が見られなかった。さらに④では再度増加することが分かった。この結果から、Al₂O₃/SiO₂及びSiO₂及びSiO₂欠O₃では+/-のダイポール層が形成しており、またY₂O₃/Al₂O₃界面に双極子層が形成していないことが確認でき、三色超構造による界面ダイポール層の制御が妥当であることが確認された。

【参考文献】 [1] K. Kita, et. al., Appl. Phys. Lett. **94**,132902 (2009). [2] J. Fei and K.Kita, Jpn. J. Appl. Phys. 55, 04EB11, (2016). [3] T. Shimamura et al., Jpn. J. Appl. Phys. **55**, 04EB03 (2016). [4] Y. Hotta, et al., Appl. Phys. Lett. in press.



図1 試料構造の模式図と①~④の 各表面での XPS ピーク強度



図 2 階段試料の各領域における C-V 曲線



図3構造、成膜温度の違いによる V_{FB}