シリコン縦型パワーデバイスへのひずみ導入による オン抵抗低減の基礎的検討

Fundamental study on reducing on-resistance by introducing strain into silicon vertical power device

東工大，○井上 毅哉、星井 拓也、角嶋 邦之，若林 整，岩井 洋、筒井 一生

Tokyo Tech　°T.Inoue, T. Hoshii , K. Kakushima, H. Wakabayashi, H. Iwai, and K. Tsutsui

E-mail: inoue.t.az@m.titech.ac.jp

[はじめに]　ひずみシリコンの技術は、LSI の CMOS デバイス等では特性向上の技術として広く使われてきた[1,2]。しかしながら、パワーデバイスの分野に於いてはひずみシリコンの技術の応用はまだ限定的であり[3]、オン抵抗や信頼性にひずみが与える影響についての議論が十分ではない。そこで本研究では、シリコン縦型パワーMOS トランジスタへの歪み導入によるオン抵抗低減効果について基礎的検討を行った。

[実験]　縦型パワーMOS トランジスタのオン抵抗は n^-型ドリフト層の抵抗が支配的であることから、Si(100)エピタキシャル基板を用い、表面の n^-エピ層の縦方向抵抗を評価対象とした。表面にイオン注入による n^+領域と Ti/Al によるオーミック電極を形成し、裏面には Al 電極を形成することで Fig.1 に示す $n^+/n^-/n^+$評価素子を作製した。Fig.2 に示すような 4 点曲げ機構を用いてサンプルに応力をかけた状態で縦方向の I-V 測定を行い、その結果からひずみの変化に伴う抵抗の変化を評価した。

[結果]　Fig.3 に伝導方向の引張ひずみと移動度の変化の関係を示す。ここでは、測定された抵抗変化が全て移動度の変化に起因するものとした。伝導方向の引張ひずみは、印加した荷重から算出した基板中央部表面の値を採用した。これまで MOSFET で良く知られているように、伝導方向に沿って引っ張りの応力を加えることで抵抗が減少した。本実験で観測された移動度の変化量は、プレーナ型 MOSFET での報告[2]と比較して大きかった。一方、ピエゾ抵抗係数を基に算出した理論値と実験結果は良く一致した。

[まとめ]　伝導方向へのひずみ導入が、縦型パワーMOS トランジスタのドリフト層の抵抗に影響を与えうることが実験的に示された。その影響は、ピエゾ抵抗効果で定量的に理解できることがわかった。

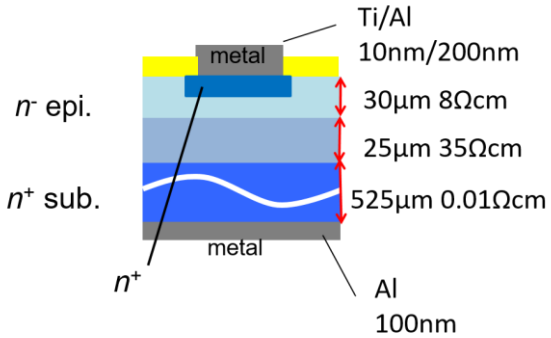

Fig. 1. Schematic structure of evaluated sample

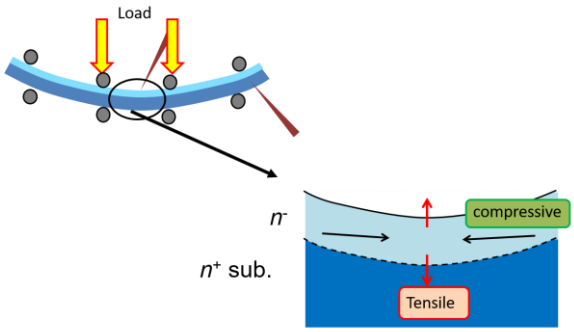

Fig.2 Schematic diagram of 4-point bending system and introduced surface strain

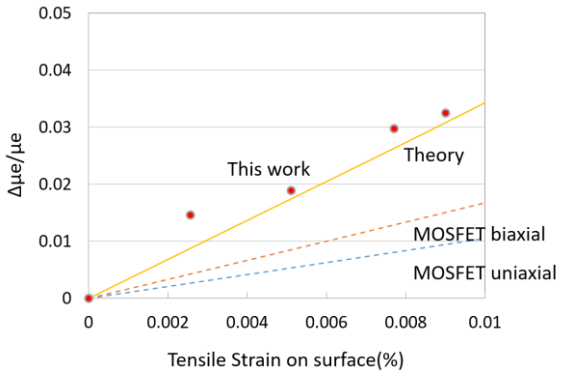

Fig. 3.　Electron mobility enhancement vs surface tensile strain

【文献】

[1] T. Ghani *et al* , IEDM2003, Dec, 2003, p.978.
[2] 内田 建, Journal of the Vacuum Society of Japan, 51 巻 5 号, 2008, p.301.
[3] P. Moens *et al*., IEDM2007, Dec. 2007, DOI: 10.1109/IEDM.2007.4419089.

© 2018年 応用物理学会