

非ドライエッチングプロセスのSiCトレンチMOSFETデバイス用 高温イオン注入マスク形成によるドレイン電流リークの改善

Improvement of Drain-Source Current Leakage by Formation of a High Temperature Ion Implantation Mask of SiC Trench MOSFET Device without Dry Etching Process

産総研¹, 東レ², 富士電機³ ○川本 一成^{1a}, 小林 勇介^{1b}, 藤原 健典², 岡沢 徹², 早坂 惇²,
大瀬 直之³, 原田 信介¹, 奥村 元¹

AIST¹, Toray Industries, Inc.², Fuji Electric Co., Ltd.³ ○Kazunari Kawamoto^{1a}, Yusuke Kobayashi^{1b},
Takenori Fujiwara², Toru Okazawa², Makoto Hayasaka², Naoyuki Oose³, Shinsuke Harada¹,
Hajime Okumura¹

E-mail: Kazunari_Kawamoto@nts.toray.co.jp

【緒言】

エネルギー変換装置の小型化、高効率化にむけてSiCパワーデバイスが注目されており、特にトレンチMOSFETは低オン抵抗デバイスとして近年開発が進んでいる。我々はトレンチMOSFET特性と製造プロセスの関係について検討しており、その中で高温イオン注入用マスク形成プロセスがドレイン電流リークに及ぼす影響に注目した。従来はドライエッチングにより酸化膜マスクを形成しているが、ここでSiC基板表面にエッチングダメージが入るとドレイン電流リークが増大する、と推定している。そこでドライエッチングなしでイオン注入マスクを形成できる耐熱マスクレジスト^{[1][2]}を適用することによりドレイン電流リークを抑制できると考え、比較検討を行った。

【実験方法】

デバイスの製造と評価はTPEC(つくば)のSiCデバイス試作設備により行った。従来法によるマスク形成は、①CVDによる酸化膜形成、②フォトレジストのパターン形成、③酸化膜ドライエッチング、④フォトレジスト除去、により行った。一方、改良法によるマスク形成は、東レ開発品の耐熱マスクレジスト“SP-D1000”を使用し、①耐熱マスクレジストのパターン形成、②焼成、により行った。これらのマスクを使用して500°Cでイオン注入を行った。

【結果】

従来法と改良法のそれぞれについて、1mA通電時の降伏電圧(BV_{dss})、および1200V印加時のドレイン-ソース漏れ電流(I_{dss})を測定し、横軸にBV_{dss}、縦軸にI_{dss}をプロットしたものをFig.1に示した。図中の点線はI_{dss}の許容上限値を示している。その結果、従来法ではI_{dss}が許容値以下となる個体が41%であるのに対し、改良法では分布の傾きが緩やかになり、I_{dss}が許容値以下となる個体が76%と大きく改善されることが分かった。その他のMOSFET特性は両方の方法で同等であった。以上により、ドライエッチングによる基板表面へのダメージがドレイン電流リークに大きな影響を与えていることが検証できた。

【謝辞】本研究は、NEDOの戦略的省エネルギー技術革新プログラムによる助成を受け、共同研究体「つくばパワーエレクトロニクスコンステレーション(TPEC)」の事業として行われた。

1a) 現所属：東レ株式会社(本発表の内容は産総研出向時の成果である。)

1b) 富士電機株式会社より出向

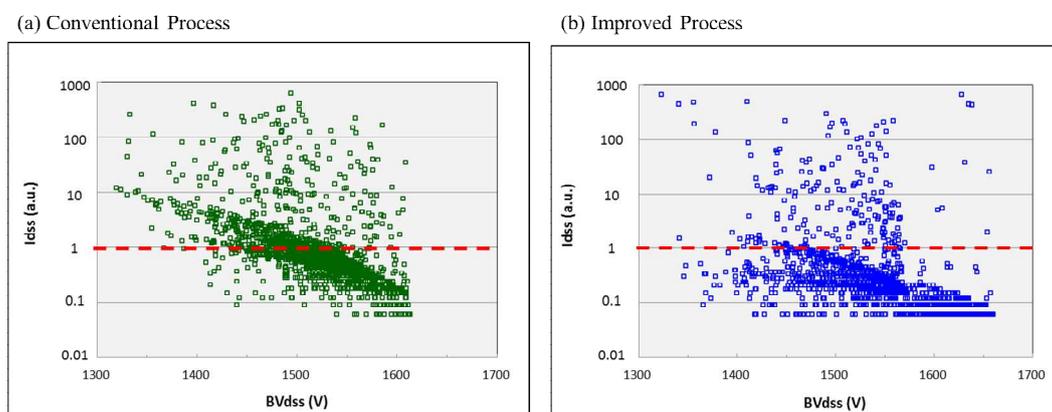


Fig.1 Relationship between Breakdown Voltage(BV_{dss}) and Drain-Source Leakage Current(I_{dss})

[1] T. Fujiwara, et al, *Materials Science Forum*, **778-780**, 677-680 (2014).

[2] T. Fujiwara et al., *J. Photopolym. Sci. Technol.*, **27**, 233 (2014).