界面制御による Si/SiGe 超格子の出力因子操作

Managing thermoelectric power factor of Si/SiGe superlattices by interface control 版大院基礎工 ¹, JST-CREST², 東京都市大総研 ³

○(M2)谷口 達彦¹,渡辺 健太郎^{1,2},Md. Mahfuz Alam³,澤野 憲太郎³,中村 芳明^{1,2} Osaka Univ.¹, JST-CREST², Tokyo City Univ.³

°Tatsuhiko Taniguchi¹, Kentaro Watanabe^{1,2}, Md. Mahfuz Alam³, Kentarou Sawano³, Yoshiaki Nakamura^{1,2}

E-mail: tatsuhikotaniguchi126@s.ee.es.osaka-u.ac.jp

【背景・目的】ユビキタス元素材料の Si は、室温で高い熱電変換出力因子(~45 μ Wcm⁻¹K⁻²)をもつ一方で、高い熱伝導率(~150 μ Wcm⁻¹K⁻¹)を有するために熱電性能は低い。我々は、その熱電性能を向上させるため、界面フォノン散乱による低熱伝導率が期待できる Si-Ge 系薄膜超格子に注目した。そして、組成比制御をした Si-rich Si_{1-x}Ge_x(μ Xcc (μ Xcc) / Si 薄膜超格子を作製することによって、出力因子が従来の Ge/Si 超格子よりも高く、バルク SiGe に近い値を示すことを報告した[1]。本研究では、参照試料として Si/Si_{1-x}Ge_x 薄膜超格子と同条件で Si 薄膜および Si_{1-x}Ge_x 薄膜を作製し、その熱電特性を比較評価することによって、本超格子構造における熱電変換出力因子向上の指針を得ることを目的とした。

【実験】分子線エピタキシー(MBE)法により、 $Si_{1-x}Ge_x$ ($x=0.1\sim0.3$)/Si 薄膜超格子、Si 薄膜、 $Si_{0.7}Ge_{0.3}$ 薄膜を Si(001)基板上に成長温度 400° C で作製した。薄膜超格子は $Si_{1-x}Ge_x$ 層(\sim 8 nm)および Si 層(\sim 15 nm)を交互に積層した。大気中での試料酸化を防ぐため、MBE 装置内で試料最表面に熱酸化処理(400° C、酸素分圧 2×10^{-4} Pa)を行い、極薄 Si 酸化膜を形成した。エピタキシャル成長は反射高速電子回折法により確認した。面直方向の熱伝導率は 2ω 法により評価した。面内方向の熱電特性は、P をイオン注入して活性化熱処理をした後、ホール効果測定、四探針法、ゼーベック係数測定によって評価した。

【結果】Si/Si_{1-x}Ge_x 超格子は、Si とほぼ同じゼーベック係数を示した。一方、移動度のキャリア密度依存性において、Si_{0.7}Ge_{0.3} 薄膜とは異なり、Si/Si_{1-x}Ge_x 超格子では界面に由来した[4]移動度の低下・上昇が見られた(Fig. 1)。また、超格子界面によるフォノン散乱に由来する熱伝導率低減が見られた(バルク Si の約 1/50)。これらの結果は、界面構造による移動度制御によって出力因子を維持したまま、熱伝導率を低減させることが可能であることを示している。本講演で詳細を報告する。

A Si/Si_{0.9}Ge_{0.1} superlattice (This work)

Si/Si_{0.9}Ge_{0.2} superlattice

Si/Si_{0.9}Ge_{0.2} superlattice (This work)

Si/Si_{0.9}Ge_{0.2} superlattice (

Fig. 1 Dependence of mobility on the carrier concentration [2, 3].

【謝辞】本研究の一部は、JST-CREST、科研費(15K13276、16H02078)の支援により行われた。 [1] 谷口, 他, 第 78 回 応用物理学会秋季学術講演会 5p-A503-4 (2017). [2] Appl. Phys. Lett. **61**, 76 (1992). [3] J. Appl. Phys. **73**, 8237 (1993). [4] Nanoscale **7**, 7331 (2015).