

ECR Ar プラズマ CVD により形成した Si-Ge 系 p^+-n 接合への B ドープ Si の結晶性改善の影響

Crystallinity Improvement in B-Doped Si and Its Influence upon

Si-Ge p^+-n Junctions Formed by ECR Ar Plasma CVD



東北大通研^{○(DC)}李 武, 上野 尚文, 加藤 永史, 櫻庭 政夫, 秋間 学尚, 佐藤 茂雄

Tohoku Univ.,^{○(DC)}Wu Li, Naofumi Ueno, Nagafumi Kato, Masao Sakuraba, Hisanao Akima,

Shigeo Sato

E-mail: riwu1028@riec.tohoku.ac.jp

Si 集積回路の性能向上のためにエピタキシャル成長した Si/Si-Ge 混晶のヘテロ接合を利用したトンネルトランジスタなどの研究開発が進展している。代表的な成膜プロセスである熱 CVD や MBE においては、基板加熱が必要であることから熱的なミキシングやドーパントの拡散が問題になってくることが考えられる。これに対し、本発表では基板非加熱 ECR Ar プラズマ CVD を用いた Si/Si-Ge 混晶ヘテロ構造のエピタキシャル成長[1]の有効性に着目し、それに加えて、 p^+-n 接合形成における高濃度 B ドープ Si 薄膜の結晶性改善の影響について調査した結果を報告する。

基板非加熱下で成膜された Si-Ge 系の p^+-n 接合の電気特性を調べるために、熱的な影響を極力抑えたプロセス (Fig. 1) で p^+-n 接合形成を行った。従来の我々の B ドープ Si 薄膜のキャリア移動度は単結晶 Si のキャリア移動度と比較すると低かった[2]ことから、結晶性改善の余地があったが、今回、特に B_2H_6 ガス分圧を下げて B 濃度を若干減らすことで、キャリア移動度 (キャリア濃度) を $19 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ ($7.1 \times 10^{19} \text{ cm}^{-3}$) から $46 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ ($2.5 \times 10^{19} \text{ cm}^{-3}$) に改善させることに成功した。これは主に、結晶性向上によるものと考えている。このようにして得られた結晶性の良好な B ドープ Si 薄膜を n 型 Si-Ge 薄膜や n -Si 基板の上にエピタキシャル成長させ、 p^+-n 接合ダイオードを形成したところ、順方向電流がほぼ理想的な傾きで立ち上がり、逆方向電流が以前より 1/4 に抑制された良好な整流特性を示すことを明らかにした (Fig. 2)。これらの結果は、基板非加熱プロセスによる熱的なミキシングを抑制した Si-Ge 系ヘテロ構造が次世代 Si 系半導体デバイスに適用可能であることを示唆するものである。

文献

- 1) N. Ueno, M. Sakuraba, Y. Osakabe, H. Akima and S. Sato, Mat. Sci. Semicon. Proc, 70 (2017) 55.
- 2) K. Motegi, N. Ueno, M. Sakuraba, Y. Osakabe H. Akima and S. Sato, Mat. Sci. Semicon. Proc 70 (2017) 50.

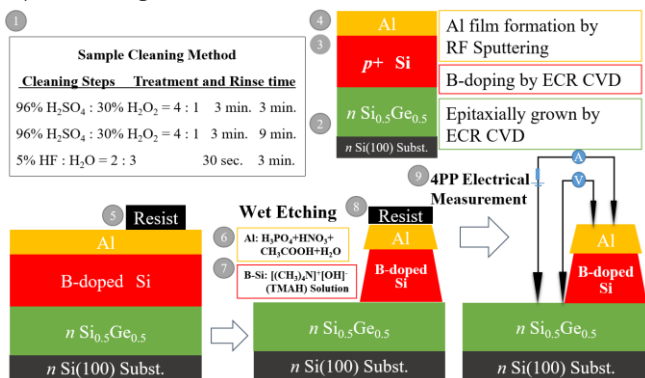


Fig. 1 p^+-n junction fabrication process without heating

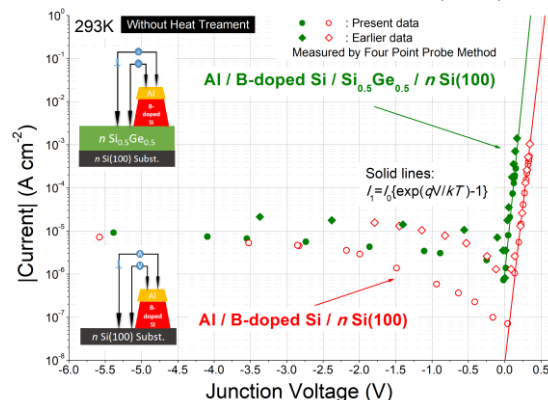


Fig. 2 Current-voltage characteristics of the fabricated p^+-n junction