

イオン注入法による窒化物半導体の電気的特性の制御と集積回路への応用の検討(2)

Control of electrical properties using ion implantation and application to GaN-based integrated circuit (2)

豊技大[○]横山太一、三輪清允、岡田浩、関口寛人、山根啓輔、若原昭浩Toyohashi Univ. Tech., [○]T. Yokoyama, K. Miwa, H. Okada, H. Sekiguchi, K. Yamane, and A. Wakahara

E-mail: yokoyama-t@int.ee.tut.ac.jp, okada@las.tut.ac.jp

窒化物半導体はワイドバンドギャップ、高絶縁破壊電圧を有することから、Si に代わるパワー半導体材料として有望視されている。現在窒化物半導体パワーデバイスにはディスクリートデバイスとしては実用化されつつあるが、複数のトランジスタや素子をモノリシック集積した窒化物半導体集積回路の検討は少ない。窒化物半導体集積回路実現には、閾値を任意に制御したトランジスタを同一基板上に形成する技術が重要であり、これには Si 集積回路プロセスで用いられているイオン注入による閾値制御が有望である^[1]。窒化物半導体系デバイスにおいて、イオン注入はコンタクト領域の形成や素子分離に用いられているが、これらはいずれも高濃度注入であり、閾値制御に用いるような低濃度～中濃度のイオン注入の効果の知見を得ることは重要である。本研究では閾値制御に向けたイオン注入の効果の調査を目的に、ゲート部にイオン注入を行った GaN-MOS diode の作製と評価を行った。

Fig.1 に作製した GaN-MOS diode の断面図を示す。基板には弱い n 型を示す undoped-GaN(不純物濃度: $1 \times 10^{16} \text{ cm}^{-3}$ 以下)を用いた。作製プロセスは、(1)イオン注入および熱処理、(2)TEOS を原料とする LP-CVD による酸化膜堆積(SiO_2 60 nm)、(3)電極形成の順に行った。イオン注入は加速電圧 40 kV で行い、Si ドーズ量を $4 \times 10^{12} \text{ cm}^{-2}$ として作製した。

GaN-MOS diode の容量-電圧(C-V)特性を Fig.2 に示す。-7 V 付近に見られた変曲点は Si 注入による濃度プロファイルを反映したものと考えられる。次に C-V 測定の結果をより詳細に検討するために、 $1/C^2$ -V プロットから不純物濃度プロファイルを求めたものを Fig.3 に示す。ここでは界面準位の影響が無いものとして計算した。Si の注入プロファイルを計算機シミュレーション SRIM^[2]で計算した Si のプロファイルも示した。SRIM の結果より、表面から 30 nm 近傍に不純物濃度のピークがくると予測され、実際に C-V から見積もった不純物濃度プロファイルとも概ね一致した。また、C-V から求めたピーク不純物濃度は SRIM から予測される $1 \times 10^{18} \text{ cm}^{-3}$ に対しておよそ 3 割程度と見積もられた。

謝辞: この研究は科学研究費補助金(#17K0683)、科研費(#17H05333)、立松財団、および高橋産業経済研究財団の支援を受けて実施されました。

参考文献: [1]岡田浩他: 第 64 回応用物理学会春季学術講演会 14a-315-8 (2017)

[2] J. Ziegler: <http://www.srim.org>

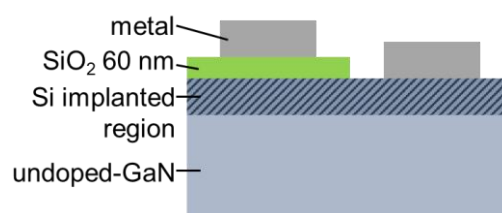


Fig.1 Schematic cross section of a GaN-MOS diode

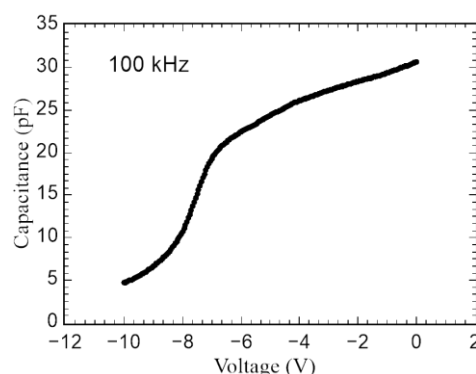


Fig.2 C-V Characteristics

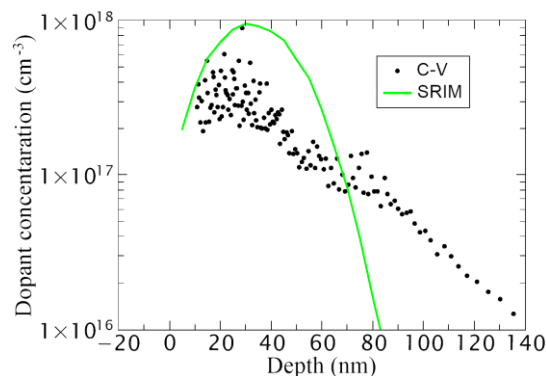


Fig.3 Dopant concentration profile