

# 階層型ハイブリッド SSD システムの信頼性の比較

## A Comparison Study on the Reliability of Hierarchical Hybrid Storage Systems

清水峻平 ハッサン アラファト 上口光  
Ryohei Shimizu Hassan Arafat Koh Johguchi

信州大学  
Shinshu University

### 1. はじめに

高速ストレージ (SSD) を実現するために、NAND フラッシュメモリに加えて、ストレージクラスメモリ (SCM) を用いたハイブリッド構造のストレージアーキテクチャが提案されている[1]。本研究では、MRAM のような理論上無限回書換え可能である高速不揮発メモリ (Fast NVRAM = FNVRAM) と、PCRAM、ReRAMに代表される、メモリセルに書換え数制限のある SCM を活用した階層型ハイブリッド SSD について、信頼性とビットコストの観点から比較検討する。NAND フラッシュメモリと SCM による 2 層または 3 層ハイブリッド SSD におけるストレージアーキテクチャ及びデータマネジメントアルゴリズムを提案し、各シナリオにおいて、それぞれを比較する。

### 2. 提案階層型 SSD のアーキテクチャ

提案 SSD アーキテクチャを図 1 に示す。実装したデータマネジメントアルゴリズムは LRU ベースで構成する。NAND と SCM の 2 層ハイブリッドの場合は、アクセスデータサイズに基づいて NAND から SCM へ移すか決定する。一方で FNVRAM も用いた 3 層ハイブリッドの場合では、FNVRAM の小さい容量のために、アクセス履歴も考慮して、上位メモリへ移動するかどうかを選択する。アクセス履歴に基づいた比較では、Read/Write 回数を基に上位メモリと下位メモリのデータに対して Hotness スコアを計算し、そのスコアの大小により、データを移動するかどうかを決定する。またデータを移動しない場合には、次に同様のことが起こった場合には移動しやすくなるように、対象となった上位階層データの Hotness スコアを低減させておく。これにより再アクセスの可能性が低いデータを下位メモリに落とし、結果として、上位の高速なメモリにアクセス頻度の高いデータを留めておくことを実現する。

### 3. シミュレーション手法と結果

本研究ではオープンソース SSD シミュレータである flashsim [2] をベースにデータマネジメントアルゴリズムの実装を行い、シミュレーションを行った。UMass Trace Repository [3] 及び、IOTTA Block I/O Traces [4] に公開されているトレースファイルをワークロードとして使い、1 層 (NAND のみ) から 2 層 (SLC-SCM + NAND)、3 層 (FNVRAM+MLC-SCM+NAND) の 3 つの SSD 構成に対し、比較する。Table 1 に各不揮発メモリの設定を示す。

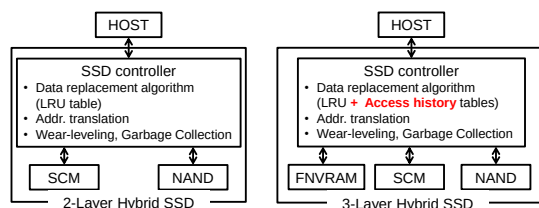


Fig. 1 Proposed SSD architecture using 2 and 3 layers.

Table 1 Non-volatile memory configurations.

|        | Capacity | Page Size | 1 Layer | 2 Layers | 3 Layers |
|--------|----------|-----------|---------|----------|----------|
| FNVRAM | 1MB      | 512B      |         |          | ●        |
| SCM    | 32MB     | 4KB       |         | SLC      | MLC      |
| NAND   | 32GB     | 32KB      | ●       | ●        | ●        |

検証は 3 つの異なる特徴を持つワークロードを用いて行った (図 2)。ここでは、2 層の場合の SCM を高性能の Single-Level Cell、3 層の場合の SCM を低コストの Multi-Level Cell と想定した。SCM の書換え回数については 2 層と 3 層の場合で、Read が多い Financial2 のようなワークロードの場合で約 10% の増加となったが、Financial1 などの Write が多いワークロードでは 2 層から 3 層にすることで約 30% の減少となった。また NAND の書換え回数 (消去回数) については、Read が多いワークロードであっても、従来の NAND のみのものと比較し、2 層または 3 層とすることで NAND 消去回数は約 1/2、Write ランダムアクセスが多いワークロードに対しては、約 1/200 になった。SCM や FNVRAM で階層構造をとることで、高信頼なストレージが実現できることが分かった。

次に、2 層と 3 層の性能比較を行った (図 3)。この結果より性能の違いは無視できるほど小さいことが分かった。図 3 の結果より、3 層にすることで SCM の書換え回数は特定のワークロードで低減し、また MLC に比べ SLC はメモリセル耐久性が高いことから、信頼性とビットコストのトレードオフの関係になる。

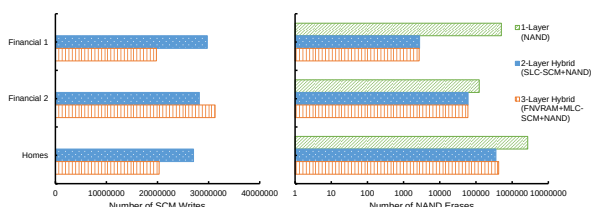


Fig. 2 Simulated wear levels under different workloads.

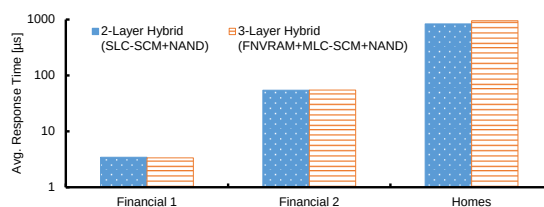


Fig. 3 Simulated average response time.

### 参考文献

- [1] H. Fujii, et. al., Dig. Tech. Papers, IEEE VLSIC, pp. 134-135, 2012.
- [2] Y. Kim, et. al., Proc. SIMUL'09, pp. 125-131, 2009.
- [3] UMass Trace Repository: <http://traces.cs.umass.edu/>
- [4] IOTTA Block I/O Traces: <http://iota.snia.org/traces/>