

スパッタエピタキシー法を用いた Si/SiGe 正孔トンネル型 RTD の作製技術と特性制御

Fabrication technologies of Si/SiGe hole-tunneling RTD formed by sputter epitaxy and its characteristic control

東京農工大院工, ○脇谷実, 塚本貴広, 須田良幸

Tokyo Univ. of Agric. & Technol., ○M. Wakiya, T. Tsukamoto, and Y. Suda

e-mail:sudayos@cc.tuat.ac.jp

【研究背景・目的】

我々はこれまで、GS-MBE 法を用いて Si/Si_{1-x}Ge_x ヘテロ構造の電子および正孔トンネル型共鳴トンネルダイオード(n-RTD および p-RTD)の開発を行ってきた¹⁻³⁾。p-RTD では緩和しない Ge 組成比が 0.18 程度であり、三重障壁を用いて構成してきた。本研究では、より高い Ge 組成で完全歪の得られるスパッタエピタキシー法を用いて p-RTD の作製法を探索した。Ge 組成比を高くできるため、単一量子井戸の p-RTD の作製が可能となった。ここでは、p-RTD の構造と特性との関係について述べる。

【実験方法および結果】

図 1 に検討した p-RTD の構造を示す。初めに、Ge 組成比 x を 0.24、量子井戸幅 Y を 2.5、3.0、3.7、5.0nm と変化させ素子をスパッタエピタキシー法にて作製した。井戸幅が薄くなるほど、共鳴電圧が高電圧側にシフトし、ピーク電流密度も増加した(図 2)。これは、量子井戸が薄くなることで透過準位が増加したためと考えられる。

次に、Ge 組成比 x を 0.17、0.23、0.28、0.32、量子井戸幅 Y を 3.7nm と変化させ表面荒れと歪緩和率を比較した(図 3)。Ge 組成比 0.23 以下で良好な結晶性を得られることが分かった。これは、Ge 組成比が大きくなるほど欠陥が増加して、表面荒れと歪緩和率に影響を与えていると考えられる。また、実際に素子を作製して比較した(図 4)。結晶性の良好な Ge 組成比 0.23 の素子において、最も高いピーク電流密度を得られた。以上より、スパッタエピタキシー法の特徴を活かし、単一量子井戸の p-RTD の作製を実現し、特性との関係を探索した。

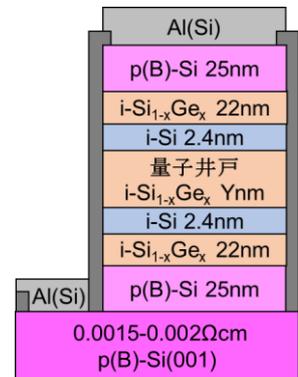


図 1 素子構造

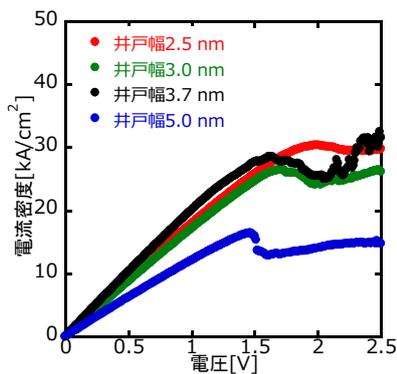
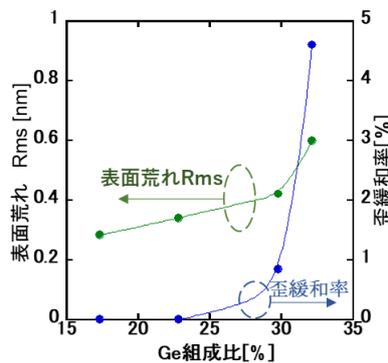
図 2 井戸幅における J - V 特性

図 3 歪緩和率と表面荒れ

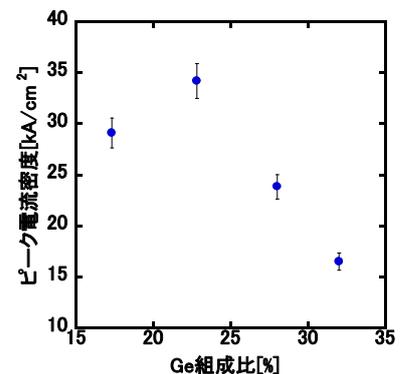


図 4 各 Ge 組成比の電流密度

参考文献

- 1) H. Maekawa, Y. Sano, C. Ueno, and Y. Suda, J. Crystal Growth **301-302**, 1017 (2007).
- 2) H. Hanafusa, N. Hirose, A. Kasamatsu, T. Mimura, T. Matsui, H. M. H. Chong, H. Mizuta, and Y. Suda, Appl. Phys. Express **4** (2011) 024102.
- 3) T. Okubo, T. Tsukamoto, and Y. Suda, Appl. Phys. Express **7** (2014) 034001.