

ソース/ドレイン逆凹型コンタクト構造による 横型積層シリコンナノワイヤ FET における自己発熱効果の緩和

Relaxation of Self-Heating-Effect for Lateral-Stacked Silicon-NW FETs with Source/Drain-Recessed Contact Structure

東京工業大学, °E. Anju, I. Muneta, K. Kakushima, K. Tsutsui, and H. Wakabayashi

Tokyo Institute of Technology, °E. Anju, I. Muneta, K. Kakushima, K. Tsutsui, and H. Wakabayashi

E-mail: anju.e.aa@m.titech.ac.jp

背景

Gate-All-Around (GAA)構造の Nanowire (NW) FET は、優れた静電特性を有するためサブ 10 ナノノード技術での利用が期待されている[1]。最近では、横型または縦型 NW FET を用いることで Footprint 当たりの駆動能力を向上させることが検討されている[2]。加えて、ドーピングプロセスを簡易化させる蓄積型動作の利用が有望視されている[3]。しかしながら、GAA-NW FET や SOI 技術の利用についてはデバイスの自己発熱効果が深刻な問題となっている[4,5]。本研究では、バルクフィン上の横型 NW FET のソース/ドレイン (S/D)部分に逆凹型コンタクト構造を用いることで、Fig. 1 に示すような自己発熱効果の低減について検討した。

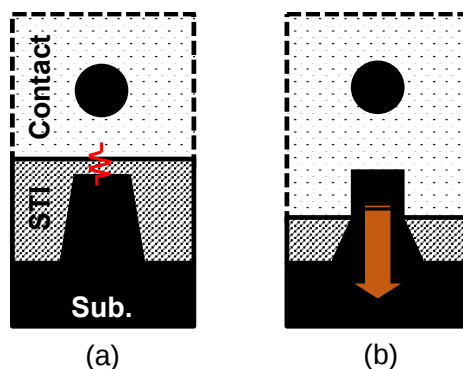


Fig. 1: Schematics along the contact of both NW FETs (a) w/o and (b) w/ recessed contact.

実験方法

デバイスの熱特性と電気特性の計算を Silvaco Atlas 3D シミュレータを用いて行った。

まずバルクフィン上の横型 Si NW FET の S/D に逆凹型コンタクト構造を用いた場合と用いていない場合の格子温度の比較を行った。用いていない場合では、S/D コンタクトとバルクフィン間の酸化絶縁膜厚を $T_{SD,gap}$ としてパラメータ変化させた。

結果・考察

Figure 2 の結果から、逆凹型コンタクト構造を用いて基板に放熱することにより反転型 NW FET の格子温度が低減することを確認した。またチャネルドーピング濃度の低い蓄積型 NW FET の場合においても、反転型の場合と同等の結果が示された。

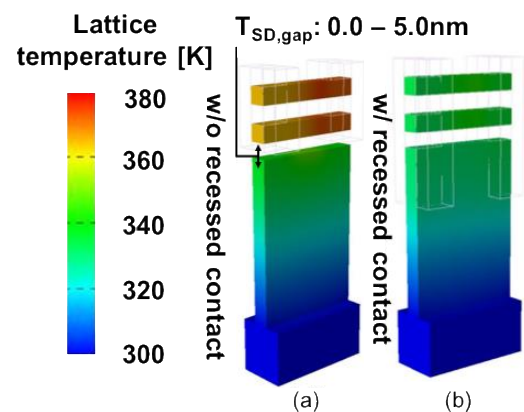


Fig. 2: Lattice temperature profile of inversion-mode NW FETs (a) w/o and (b) w/ recessed contact.

参考文献

- [1] H. Wakabayashi, *et al.*, *IEEE, T-ED*, 2006.
- [2] A. Veloso, *et al.*, *IEEE S3S Tech. Dig.*, 2016.
- [3] A. Veloso, *et al.*, *IEEE VLSI Tech. Dig.*, 2016.
- [4] R. Wang, *et al.*, *IEDM*, pp. 6-9, 2008.
- [5] T. Takahashi, *et al.*, *IEDM*, pp. 184-187, 2013.