

マイクロニードル技術を用いた高品質ヘテロエピタキシャル膜上に 作製したダイヤモンド FET

Diamond Field-Effect Transistors Fabricated on High-Quality Heteroepitaxial Wafer with Micro-Needle Technology

佐賀大院工¹, アダマンド並木精密宝飾株式会社²

○嘉数 誠¹, 深見 成¹, 石松 裕真¹, 榎谷 聡士¹, 大石 敏之¹, 藤居大樹², 金聖佑²

Saga Univ.¹, Adamant Namiki Precision Jewel Co., Ltd.²

○Makoto Kasu¹, Naru Fukami¹, Yuma Ishimatsu¹, Satoshi Masuya¹, Toshiyuki Oishi¹, Daiki Fujii²,
Seong-woo Kim²

E-mail: kasu@cc.saga-u.ac.jp

【はじめに】ダイヤモンドは絶縁破壊電界、熱伝導率、キャリア移動度が優れており、SiC、GaNを越える高周波・高出力デバイスが期待されている。我々はこれまでに、NO₂によるホールドーピング、Al₂O₃ 保護膜による安定動作を報告した [1]。残る課題は大口径基板である。今回、我々は大口径可能なマイクロニードル技術を用いたヘテロエピタキシャルダイヤモンド膜[2]上にダイヤモンド FET を作製し高性能な特性を示したので報告する。

【作製方法】本研究では、MgO 基板上に Ir(100)膜を堆積させ、マイクロパターンによって ELO 成長を行い、転位密度を格段に低減した。つぎにマイクロニードルを形成し、その上にダイヤモンド厚膜を成長し、剥離させた。つぎに両面を機械研磨し、表面の化学機械研磨を行った。つぎにホモエピタキシャル薄膜を成長し、その上にダイヤモンド FET を作製した。

【実験結果】ダイヤモンド FET のドレイン電流電圧特性を図 3 に示す。ゲート電圧 -4V において、従来のホモエピタキシャルダイヤモンドに遜色のない、91mA/mm のドレイン電流密度が得られた。

謝辞 本研究の一部は JSPS 科研費 15K05990,

15H03977 の助成を受けました。

[1] M. Kasu, JJAP 56 (2017) 01AA01.

[2] H. Aida, S.-W. Kim, *et al.*, APEX 9 (2016) 035504.

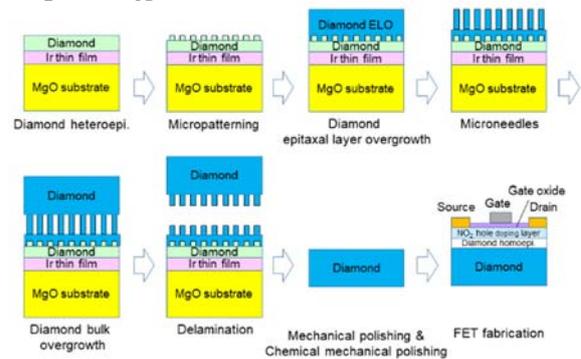


Figure 1 – Procedures of diamond FETs on highly-oriented diamond

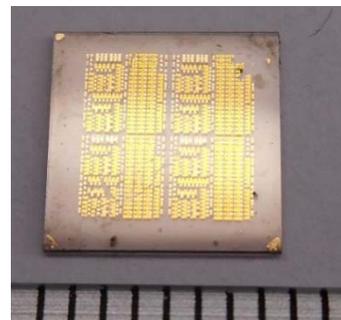


Figure 2 – Photograph of diamond FETs on highly-oriented diamond

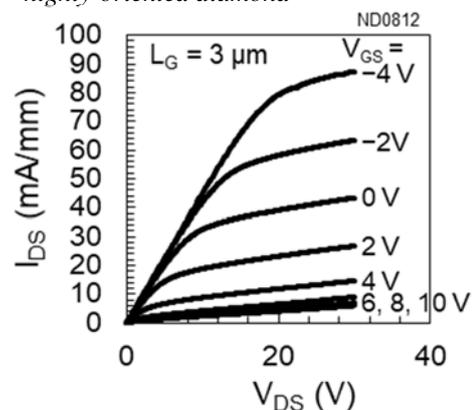


Figure 3 –DC drain current (I_{DS})-voltage (V_{DS}) characteristics